

**VŠB - Technická univerzita Ostrava**  
**Fakulta elektrotechniky a informatiky**

# **DIPLOMOVÁ PRÁCE**

2009

Jakub Mañas

**VŠB - Technická univerzita Ostrava**  
**Fakulta elektrotechniky a informatiky**  
**Katedra měřicí a řídicí techniky**

**Systém pro vyhodnocení fázorů napětí v různých  
místech distribuční soustavy elektrické energie na  
platformě cRIO**

**cRIO Platform based Phasor Evaluation System  
for Power Distribution Systems**

2009

Jakub Mañas

## **Prohlášení**

*Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně.  
Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.*

V Ostravě 7. Května 2009

.....  
*Jakub Mañas*

Datum odevzdání diplomové práce: 7. května 2009

## **Poděkování**

Chtěl bych touto cestou velmi poděkovat vedoucímu mé diplomové práce panu doc. Ing. Petru Bilíkovi, PhD. za cenné rady, konzultace a připomínky spojené s vypracováním mého úkolu.

## **Abstrakt**

Diplomová práce se zabývá problematikou měření a vyhodnocení fázorů napětí s přiřazením přesné časové značky každému vzorku měřeného signálu. Měření je realizováno pomocí hardwaru NI CompactRIO, což je platforma firmy National Instruments, která představuje rozšiřitelnou hardwarovou architekturu, spojující kontrolér s procesorem a operačním systémem reálného času, rekonfigurovatelné hradlové pole FPGA a vstupně výstupní moduly v jediném šasi. Zdrojem přesné časové značky je GPS modul.

V teoretické části jsou uvedeny možnosti měření fázorů napětí a popis technologie GPS včetně časových signálů PPS a IRIG. Dále je zmíněn trend vývoje měřicí techniky od klasické instrumentace k virtuální instrumentaci. Následuje specifikace použitého hardware NI CompactRIO a způsob jeho programování v grafickém programovacím jazyce NI LabVIEW.

V praktické části je uveden přehled programátorské práce s popisem použité metodiky měření a vyhodnocení fázorů napětí. Dále jsou vysvětleny důležité části zdrojového kódu a ověření funkčnosti aplikace.

Diplomová práce je ukončena závěrem, který hodnotí dosažené výsledky s platformou NI CompactRIO a možnostmi dalšího vývoje aplikace.

## **Klíčová slova**

LabVIEW, CompactRIO, FPGA, Xilinx, PPS, IRIG, GPS, Měření fázorů napětí, RTOS, FIFO, Přesná časová značka.

## **Abstract**

The dissertation deals with problems of “Phasor voltage measurement including precise time mark assignment and results interpretation”. Measurement has been realized with NI CompactRIO hardware ("National Instruments company" product) what is open hardware architecture, connecting controller to processor and RTOS, programmed FPGA logic array and I/O modules in one chassis. Included GPS module is precise time mark source.

Theoretical part consists of overview of phasor voltage measurement possibilities, GPS technology for precise time signal PPS and IRIG. Further is mentioned trend to substitute classical measure equipment with virtual. Following is review of technical parameters of used NI CompactRIO hardware and way how to program NI CompactRIO hardware with graphic program language NI LabVIEW software.

Practical part contains overview of program work, description of measuring method and voltage phasor results evaluation. Further there are explanation of important source code parts and check of software application functionality.

NI CompactRIO and method results are summarized in dissertation conclusion together with possible further application and method development.

## **Keywords**

LabVIEW, CompactRIO, FPGA, Xilinx, PPS, IRIG, GPS, Phasors voltage measurement, RTOS, FIFO, Precise time stamp.

## Seznam použitých symbolů

$I$	Efektivní proud	[A]
$T_{50}$	Perioda pro 50 Hz	[s]
$U$	Efektivní napětí	[V]
$U_R$	Referenční napěťový fázor	[V]
$i$	Okamžitý proud	[A]
$t$	Čas	[s]
$u$	Okamžité napětí	[V]
$\varpi$	Úhlová rychlost	[°/s]
$\varphi$	Počáteční fáze	[°]
$\overline{\varphi}$	Nejlepší odhad počáteční fáze napětí	[°]
$\phi$	Počáteční fáze vektoru napětí	[°]
$\psi$	Počáteční fáze vektoru proudu	[°]
$\varphi_R$	Počáteční fáze referenčního vektoru	[°]
$\Delta x_{GPS}$	Časová chyba počáteční fáze způsobená GPS technologií	[s]
$\Delta x_{1\text{ kanál}}$	Časová chyba počáteční fáze způsobená konečnou vzorkovací frekvencí (měření na 1 kanále)	[s]
$\Delta x_{4\text{ kanály}}$	Časová chyba počáteční fáze způsobené konečnou vzorkovací frekvencí (měření na 4 kanálech)	[s]
$\Delta\varphi$	Absolutní chyba fáze napětí	[°]

## Seznam použitých zkratek

ALU	<b>Arithmetic Logic Unit.</b> ALU je jedna ze základních komponent počítačového procesoru, ve které se provádějí všechny aritmetické a logické výpočty.
BCD	<b>Binary Coded Decimal.</b> Typ časového kódování pro IRIG.
CF	<b>Control Functions.</b> Všechny kódové formáty IRIG rezervují skupinu bitů pro kódování signálu. Tato skupina bitů se nazývá kontrolní funkce.
cRIO	<b>NI CompactRIO.</b> Hardwarová platforma od firmy National Instruments určená pro aplikace bezobslužného měření a řízení. cRIO systémy mají integrovanou hardwarovou architekturu, která spojuje kontrolér s procesorem a operačním systémem reálného času, rekonfigurovatelné hradlové pole FPGA a volitelné vstupně výstupní moduly v jediném šasi.
DGPS	<b>Difference Global Position System.</b> Diferenciální globální poziční systém, je to jeden ze způsobů, kterým lze zpřesnit výsledky měření v systému GPS.
FFT	<b>Fast Fourier Transform.</b> Rychlá Fourierova transformace.
FIFO	<b>First In, First Out.</b> Princip zpracování dat „první dovnitř, první ven“.
GPS	<b>Global Position System.</b> Globální poziční systém, s jehož pomocí je možno určit polohu a přesný čas.
GSM	<b>Global System for Mobile.</b> Globální systém pro mobilní komunikaci, je to nejpopulárnější standard pro mobilní telefony na světě.
IRIG	<b>Inter-Range Instrumentation Group time codes.</b> IRIG je standard pro signál s časovým kódováním.
LabVIEW	<b>Laboratory Virtual Instrumentation Engineering Workbench.</b> LabVIEW je grafické programované prostředí pro virtuální instrumentace od firmy National Instruments.
MTBF	<b>Mean Time Between Failures.</b> Střední doba mezi poruchami.
NAVSTAR GPS	<b>Navigation Signal Timing and Ranging Global Positioning System.</b> Původní název pro systému GPS.
NI	<b>National Instruments.</b> National Instruments je americká společnost zabývající se virtuální instrumentací.
MAX	<b>Measurement&amp;Automation Explorer.</b> Prostředek pro přístup k softwarovým a hardwarovým produktům firmy National Instruments.
OS	<b>Operating System.</b> Operační systém.
PAC	<b>Programmable Automation Controller.</b> PAC je kompaktní průmyslový kontrolér kombinující vlastnosti a potenciál PC platformy s robustností a spolehlivostí PLC platformy.
PDC	<b>Phasor Data Concentrator.</b> Je to server pro příjem, zpracování a archivaci údajů fázorů napětí a proudu.
PMU	<b>Phasor Measurement Unit.</b> Je to vestavný systém, který měří fázory napětí a proudu.
PPS	<b>Pulse Per Second.</b> Počet pulzů za sekundu.
PXI	<b>PCI eXtensions for Instrumentation.</b> Je to hardwarová průmyslová platforma (založena na PC architektuře) pro měřicí a automatizační nasazení.
RDS	<b>Radio Data System.</b> Je to systém určený k přenosu doplňkových informací v sítích rádiových vysílačů.
RT	<b>Real Time.</b> Systém, kde je vyžadováno dodržení časových „deadlines“.
RTOS	<b>Real Time Operation System.</b> Operační systém reálného času.
SBS	<b>Straight Binary Second of day.</b> Typ časového kódování pro IRIG.
SIM	<b>Subscriber Identity Module.</b> Účastnická identifikační karta, která slouží pro identifikaci účastníka v mobilní síti.



<b>UMTS</b>	<b>Universal Mobile Telecommunications System.</b> Je to systém standardu mobilních telefonů. UMTS je koncipován jako nástupce systému GSM.
<b>UTC</b>	<b>Coordinated Universal Time.</b> Koordinovaný světový čas založený na atomových hodinách.
<b>VHDL</b>	<b>VHSIC Hardware Description Language.</b> Je to programovací jazyk pro popis hardwaru, používá se pro návrh a simulaci digitálních integrovaných obvodů.

# Obsah

<b>1</b>	<b>ÚVOD .....</b>	<b>1</b>
<b>2</b>	<b>VYHODNOCENÍ FÁZORU NAPĚTÍ.....</b>	<b>2</b>
2.1	MĚŘENÍ FÁZORŮ NAPĚTÍ.....	2
2.1.1	Co je to fázor .....	2
2.1.2	Fázory elektrických veličin, fázorový snímek .....	2
2.1.3	Systém měření fázorů elektrických veličin.....	3
2.2	TECHNOLOGIE GPS .....	4
2.2.1	Základní informace o GPS .....	4
2.2.2	Informační zprávy z družic GPS.....	5
2.2.3	Možnosti synchronizace pomocí systému GPS (PPS, IRIG).....	5
2.3	VIRTUÁLNÍ INSTRUMENTACE.....	7
2.3.1	Co je to virtuální instrumentace.....	7
2.3.2	Proč jsou virtuální měřicí přístroje výhodné.....	7
2.4	NI COMPACTRIO .....	8
2.4.1	Kontrolér NI cRIO-9014 .....	10
2.4.2	Rekonfigurovatelné hradlové pole FPGA NI cRIO-9103.....	10
2.4.3	Moduly NI 9215, NI 9472, S.E.A. Combo+ MH1100.....	11
2.5	PROGRAMOVÁNÍ PLATFORMY NI COMPACTRIO V NI LABVIEW .....	13
2.5.1	NI LabVIEW .....	13
2.5.2	Úvod do programování platformy NI CompactRIO .....	14
2.5.3	Programování kódu pro FPGA .....	16
2.5.4	Programování kódu pro kontrolér.....	16
2.5.5	Programování kódu pro PC aplikaci .....	17
<b>3</b>	<b>IMPLEMENTACE VYHODNOCENÍ FÁZORU NAPĚTÍ NA PLATFORMĚ NI CRIO ....</b>	<b>18</b>
3.1	ANALÝZA VZNIKU CHYB PŘI MĚŘENÍ FÁZORŮ S PŘESNOU ČASOVOU ZNAČKOU .....	18
3.1.1	Chyba přesnosti PPS signálu .....	18
3.1.2	Chyba při vyhodnocení fáze signálu.....	18
3.1.3	Chyba konečné vzorkovací frekvence.....	19
3.1.4	Celková chyba měření absolutních fázorů napětí.....	20
3.1.5	Celková chyba měření relativních fázorů napětí.....	21
3.2	DISKUZE NAD MOŽNÝMI ALGORITMY ŘEŠENÍ .....	22
3.2.1	Zjišťování průchodu nulou napěťového signálu .....	22
3.2.2	Přiřazení přesné časové značky PPS impulsu pomocí GPS času .....	23
3.3	PROGRAM PRO FPGA .....	24
3.3.1	Inicializace .....	26
3.3.2	Generování 50 PPS a vlastního nanosekundového času .....	26
3.3.3	Měření AI, vyčítání GPS času a přesun dat do kontroléru.....	27
3.4	PROGRAM PRO KONTROLÉR .....	28
3.4.1	Inicializace .....	31
3.4.2	Komunikační modul.....	31
3.4.3	Měřicí smyčka .....	32
3.5	PROGRAM PRO PC APLIKACI.....	32
3.5.1	Inicializace .....	34
3.5.2	Komunikační modul.....	34
3.5.3	Obsluha uživatelského rozhraní .....	34

3.5.4	<i>Vyhodnocení a vizualizace fázorů</i> .....	36
3.6	OVĚŘENÍ FUNKČNOSTI APLIKACE .....	37
3.6.1	<i>Popis zapojení měření</i> .....	37
3.6.2	<i>Parametry měření</i> .....	38
3.6.3	<i>Vyhodnocení měření</i> .....	38
4	<b>ZÁVĚR</b> .....	<b>41</b>

# 1 ÚVOD

V současnosti instrumentace pomáhá vědě a technice v pokroku, vědci a inženýři používají instrumentace k měření a řízení ve všech oborech lidské činnosti, kvalita našeho života závisí na budoucím vývoji instrumentace např. pro zrychlení výzkumu zdravotní péče a medicíny. Současný trend je přechod od klasické instrumentace k virtuální. Zástupce klasické instrumentace digitální voltmetr je zaměřený pouze na měření napětí, jeho ovládání a vzhled jsou tomu přizpůsobeny. Pokud bychom z voltmetru chtěli vytvořit například osciloskop, narazili bychom na nepřekonatelné technické obtíže a navíc by to bylo velice finančně i časově nákladné. U klasické instrumentace je majoritní hardwarová stránka. Naopak ve virtuální instrumentaci je nejvyšší důležitost vkládána do vývoje softwaru. Virtuální přístroj je tvořen multifunkčním hardwarem<sup>1</sup> a softwarem, který teprve specifikuje, jestli budeme měřit napětí, proud nebo řídit technologický proces. Virtuální přístroj, založený na moderní výpočetní technice, je vysoce flexibilní a univerzální. Výhodou je také vysoký výpočetní výkon dnešních procesorů (např. v použitém hardware NI CompactRIO jsou hodiny procesoru 40 MHz), které jsou schopny mnoho technických výpočtů výkonově zvládnout. Pro komerční aplikace je důležitá vlastnost rychle vyvinout prototyp zařízení a otestovat reakci trhu (spirálový model vývoje softwaru), jestli je o dané zařízení zájem, což virtuální instrumentace umožňuje.

Rozvoj trhu s elektřinou nutí energetické firmy věnovat velké úsilí bezpečnosti a spolehlivosti napájecí sítě, aby nebyla ohrožena distribuce elektřiny k zákazníkům. Proto se věnuje zvýšená pozornost monitorování stavu napájecí sítě v důležitých uzlech. Je nutné vyvinout aplikace pro plošné monitorování rozlehlých přenosových a distribučních sítí, které budou založeny na technologii měření napětíových a proudových fázorů s využitím časové synchronizace systémem GPS. Pokud máme informaci o stavu všech důležitých uzlů, lze objektivně zhodnotit, v jakém stavu se nachází napájecí síť a predikovat vývoj.

## Kapitoly diplomové práce

Předložená diplomová práce je strukturována do čtyř základních bloků. Obsahy jednotlivých kapitol popisují problematiku návrhu a realizaci aplikace pro měření fázorů napětí v různých místech distribuční soustavy na platformě NI CompactRIO.

První kapitolou je úvod, kde je popsán trend vývoje měřicí techniky od klasické instrumentace k virtuální instrumentaci.

V druhé kapitole jsou probrány možnosti měření fázorů napětí a popis technologie GPS včetně časových signálů PPS a IRIG. Dále je uvedena specifikace použitého hardwaru NI CompactRIO a způsoby jeho programování v grafickém programovacím jazyce NI LabVIEW.

V třetí kapitole je shrnuta vlastní programátorská práce s popisem použité metodiky měření fázorů, vysvětlením důležitých zdrojových kódů a ověřením funkčnosti aplikace.

Diplomová práce je uzavřena závěrem, který hodnotí dosažené výsledky s platformou NI CompactRIO. Nakonec uvádím nástin z pohledu dalšího vývoje aplikace.

---

<sup>1</sup> Příkladem multifunkčního hardwaru je např. multifunkční měřicí karta, která sdružuje měření na analogových, digitálních kanálech, časování, trigger atd. v kompaktním šasi bez uživatelského panelu.

## 2 VYHODNOCENÍ FÁZORU NAPĚTÍ

### 2.1 Měření fázorů napětí

#### 2.1.1 Co je to fázor

Sinusové veličiny jsou definovány vztahem (2-1).

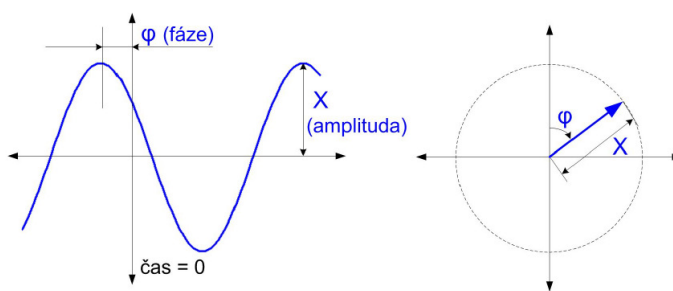
$$x(t) = X \cdot \cos(\omega \cdot t + \varphi) \quad (2-1)$$

Kde  $\varphi$  je úhel natočení vektoru pro čas  $t = 0$  (počáteční fáze). [1]

Fázor  $\bar{X}$  (obr. 1) je vektor charakterizovaný amplitudou  $X$  a úhlem  $\varphi$ . Lze ho také popsat komplexním číslem (2-2).

$$\bar{X} = X \cdot e^{j(\omega \cdot t + \varphi)} \quad (2-2)$$

Fázory můžeme také znázorňovat do fázových diagramů, kde můžeme fázory geometricky sčítat a odčítat.



**Obr. 1:** Grafická reprezentace fázoru [2]

#### 2.1.2 Fázory elektrických veličin, fázorový snímek

Harmonické elektrické veličiny lze v časové oblasti popsat vztahy pro napětí (2-3) a pro proud (2-4).

$$u(t) = U \cdot \sin(\omega \cdot t + \phi) \quad (2-3)$$

$$i(t) = I \cdot \sin(\omega \cdot t + \psi) \quad (2-4)$$

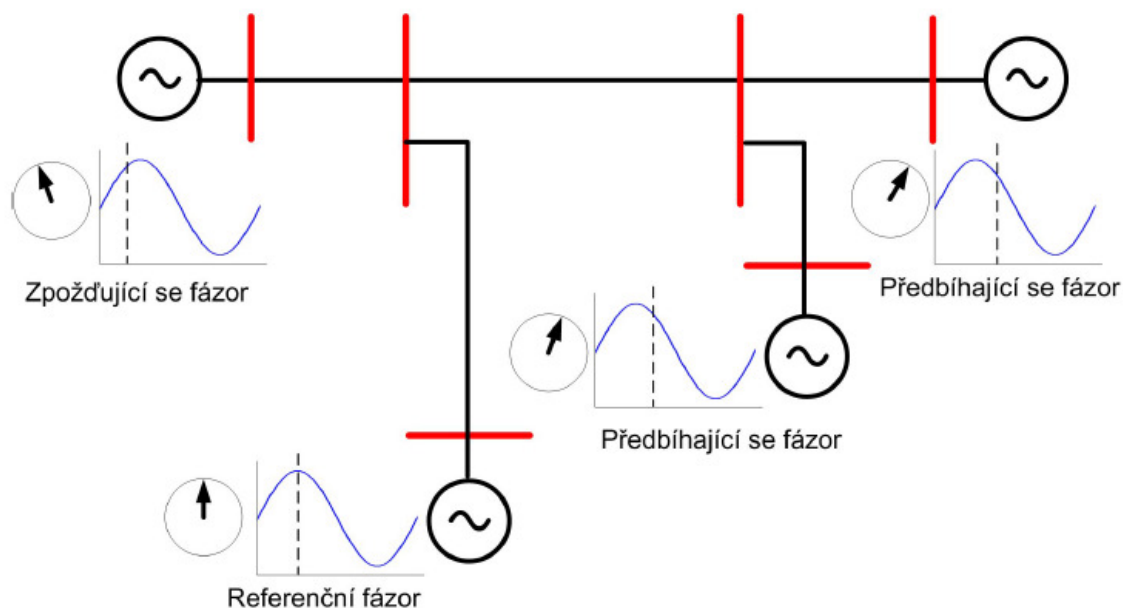
Pro časový okamžik  $t = 0$  jsou napětí a proud dány vztahy (2-5) a (2-6).

$$u(t = 0) = U \cdot \sin \phi \quad (2-5)$$

$$i(t = 0) = I \cdot \sin \psi \quad (2-6)$$

Kde  $U$  a  $\phi$  reprezentují fázor napětí  $\bar{U}$ ,  $I$  a  $\psi$  fázor proudu  $\bar{I}$  oba synchronní v čase  $t = 0$  (synchronní fázory). Soubor synchronních fázorů zjištěných ve stejný čas v různých místech napájecí sítě se nazývá fázorový snímek. Při analýze fázorových snímků se obvykle volí jeden z fázorů za

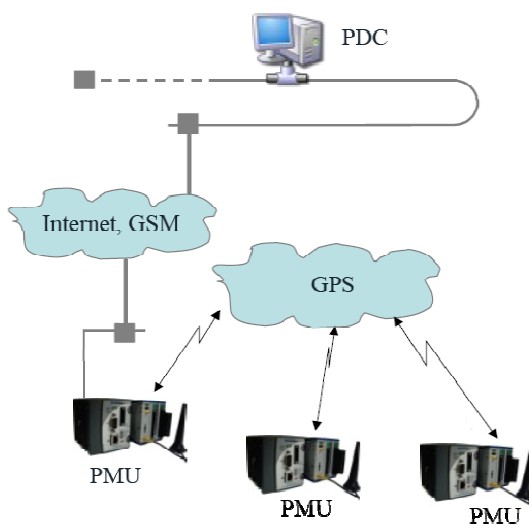
referenční  $\varphi_R = 0$  a ostatní úhly se přepočítávají vzhledem k němu (obr. 2). Tím vznikne soubor relativní fázorů s referencí (relativní fázorový snímek). [3]



**Obr. 2:** Fázorový snímek rozlehlého systému s referenčním fázorem [2]

### 2.1.3 Systém měření fázorů elektrických veličin

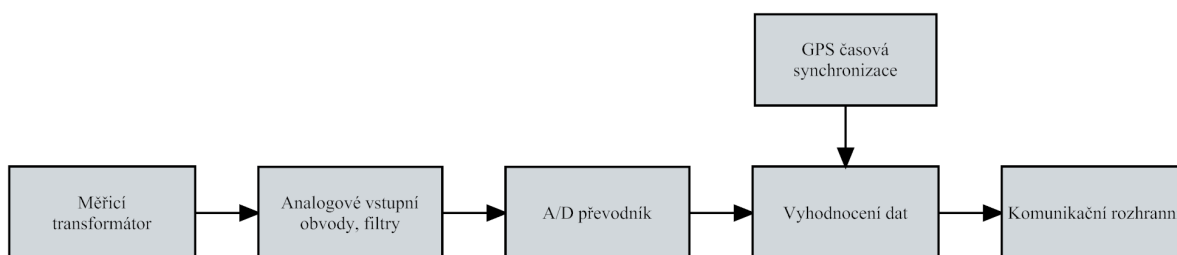
Plošné monitorování přenosových a distribučních sítí (obr. 3) je založeno na technologii měření fázorů s využitím časové synchronizace systémem GPS. Měřením zjišťuje hodnoty fázorů napětí a proudů v uzlech napájecí sítě ve stejném čase synchronizovaný pomocí GPS. Po vyhodnocení fázorových snímků máme informaci o stavu sítě a jsme schopni objektivně zhodnotit, v jakém stavu se napájecí síť nachází a pak podnikat adekvátní kroky.



**Obr. 3:** Základní architektura plošného monitorování přenosových a distribučních sítí

Měření fázorů se realizuje pomocí fázorových terminálů (dále jen PMU, obr. 4), na jehož vstupy jsou přivedeny výstupy z měřicích transformátorů napětí a proudů. PMU se skládá ze vstupních obvodů, A/D převodníku, vyhodnocení dat, ve kterém se vypočítávají hodnoty synchronních fázorů, a komunikačního rozhraní pro přenos dat. Systém je časově řízen z GPS, která zajišťuje synchronizaci měření mezi různě umístěnými PMU. Výstupem PMU je údaj o fázi napětí a proudu v měřeném místě.

Pro příjem, zpracování a archivaci údajů z PMU se využívají specializované servery (PDC). Servery jsou, buď na bázi RTOS, nebo multitaskového OS. [2]



**Obr. 4:** Blokové schéma PMU

## 2.2 Technologie GPS

### 2.2.1 Základní informace o GPS

GPS je vojenský polohový družicový systém provozovaný Ministerstvem obrany Spojených států amerických, s jehož pomocí je možno určit polohu kdekoli na Zemi nebo nad Zemí s přesností několika desítek metrů. Část systému je s omezenou přesností volně k dispozici civilním uživatelům.

Vývoj NAVSTAR GPS, což byl původní název systému GPS, byl zahájen v roce 1973 sloučením dvou projektů určených pro určování polohy a pro přesné určování času. Po postupném rozšiřování se systém stal plně funkčním a dostupným po celém světě 17. ledna 1994, kdy byla na orbitu umístěna kompletní sestava 24 družic. Přesnost byla omezena na stovky metrů pomocí úmyslného zavedení „selektivní dostupnosti“<sup>2</sup> pro civilní uživatele. K přelomu došlo 1. května 2000, kdy prezident Spojených států amerických Bill Clinton nařídil vypnutí „selektivní dostupnosti“. Od této chvíle, až do doby, kdy si to někdo opět rozmyslí, se přesnost GPS řádově zlepšila na desítky metrů.

V současné době lze pro lepší přesnost použít např. technologii DGPS, což umožňuje zlepšení přesnosti na metry až desítky centimetrů. Zlepšení bylo dosaženo pomocí příjmu korelačních dat od referenční stanice (přijímače GPS signálu o známých souřadnicích), přenášených pomocí sítě internet, mobilní sítě, dlouhovělného vysílání nebo signálu RDS.

Systém GPS se využívá v mnoha oborech lidské činnosti. Do provozu systému GPS se ročně investují miliony amerických dolarů. [4]

---

<sup>2</sup> Selektivní dostupnost je záměrné znepřesnění polohy pro civilní uživatele GPS, které zavedlo ministerstvo obrany USA pro civilní uživatele. Je to způsobeno úmyslně přidanou chybou nepřesných efemerid a časových značek.

### 2.2.2 Informační zprávy z družic GPS

Každý GPS satelit opakovaně vysílá navigační zprávu obsahující identifikační kód satelitu, dále pak efemeridu (predikce dráhy družice) a almanach (stav satelitu, informace o přesném času, přesné poloze).

Každý satelit vysílá navigační zprávu pro dvě skupiny uživatelů:

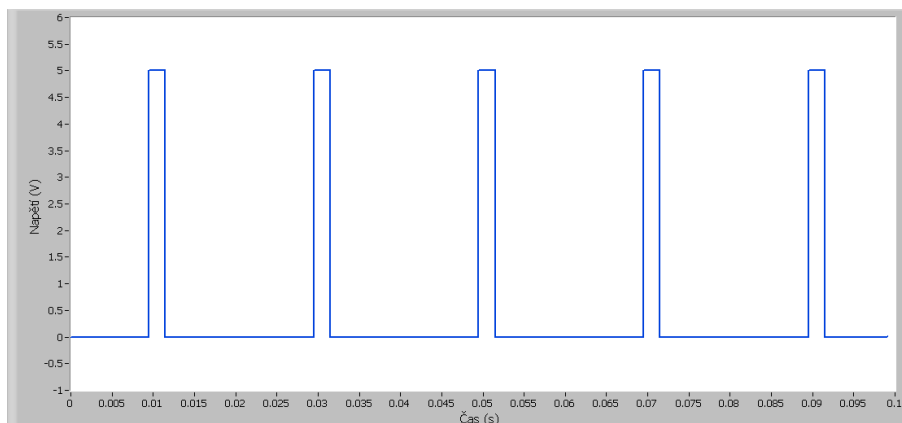
- Autorizovaní uživatelé (americký vojenský sektor a vybrané spojenecké armády) mají zaručenou vyšší přesnost systému (přesnost času lepší než 100 ns, přesnost polohy neuvedena).
- Neautorizovaní uživatelé (civilní sektor) mají omezenou přesnost systému (přesnost času lepší než 1  $\mu$ s, poloha jednotky až desítky metrů bez korekce). [4]

### 2.2.3 Možnosti synchronizace pomocí systému GPS (PPS, IRIG)

GPS přijímač umožňuje přesné časování mezi různými distribuovanými systémy pomocí signálů PPS nebo IRIG.

PPS signál (obr. 5) je sled časově velmi přesných obdélníkových pulzů k synchronizaci různých zařízení. Většina modulů umožňuje více než 1 PPS např. 10, 100, 1000 nebo 10 000 PPS. Některé moduly umožňují přesně si zvolit střídu a periodu PPS signálu. Při nastavení 1 PPS, každá náběžná hrana PPS signálu přesně stanovuje příchod sekundy. Přesnost pulzů závisí na přesnosti přijímače GPS, přesnost pro civilní uživatele je lepší než 1  $\mu$ s.

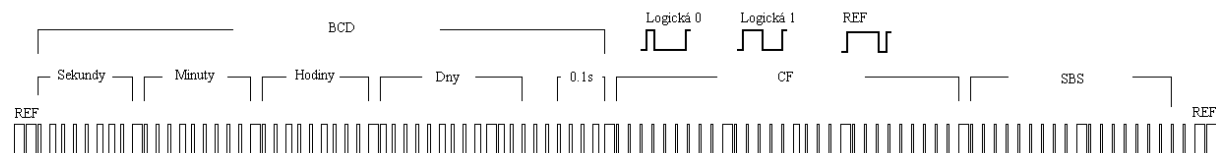
Hlavní nevýhodou PPS signálu je, že neobsahuje informaci o aktuálním čase, pouze stanovuje přesný příchod nové sekundy (1 PPS). [5]



**Obr. 5:** Signál 50 PPS

IRIG je standard pro signál s přesným časovým kódováním. IRIG se skládá se signálu PPS a časové informace. Tab. 1 obsahuje standardní kódové formáty definované v normě IRIG 200-04 každé písmeno nebo znak odráží atribut IRIG kódu (tab. 2). Nejpoužívanější varianta je IRIG-B (např. B123), která obsahuje časovou informaci (obr. 6) namodulovanou na nosné frekvenci 1 kHz. [6] [7]





**Obr. 6:** Časová informace IRIG-B (B123)

IRIG A	IRIG B	IRIG D	IRIG E	IRIG G	IRIG H
A000	B000	D001	E001	G001	H001
A003	B003	D002	E002	G002	H002
A130	B120	D111	E111	G141	H111
A132	B122	D112	E112	G142	H112
A133	B123	D121	E121		H121
	B150	D122	E122		H122
	B152				
	B153				

**Tab. 1:** Standardní formát značení IRIG-B 200-04 [7]

První písmeno	Frekvence PPS	A	1000 PPS
		B	100 PPS
		D	1 PPS
		E	10 PPS
		G	10 000 PPS
		H	1 PPS
První číslo	Forma modulace	0	Bez nosné vlny
		1	Sinusová nosná vlna, amplitudová modulace
		2	Modulace Manchester
Druhé číslo	Typ modulace	0	Bez nosné vlny
		1	100 Hz (10 ms)
		2	1 kHz (1 ms)
		3	10 kHz (100 μs)
		4	100 kHz (10 μs)
		5	1 MHz (1 μs)
Třetí číslo	Typ kódování	0	BCD, CF, SBS
		1	BCD, CF
		2	BCD
		3	BCD, SBS
		4	BCD, BCD_Year, CF, SBS
		5	BCD, BCD_Year, CF
		6	BCD, BCD_Year
		7	BCD, BCD_Year, SBS

**Tab. 2:** Atributy IRIG-B 200-04 [7]

## 2.3 Virtuální instrumentace

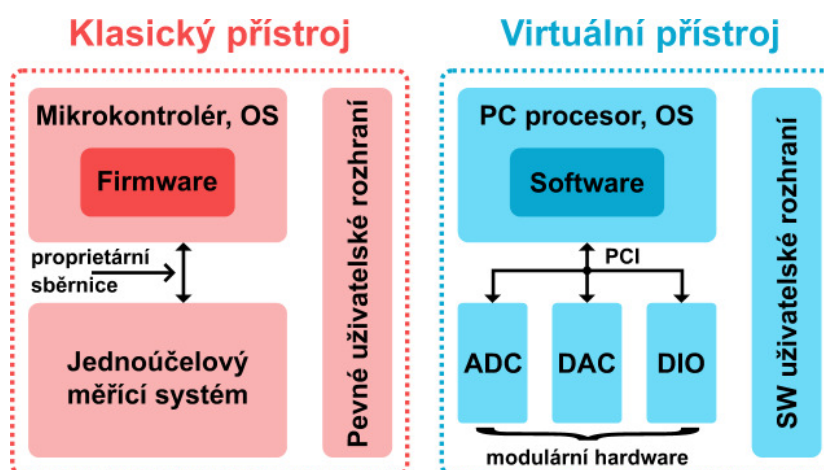
### 2.3.1 Co je to virtuální instrumentace

Virtuální instrumentace vytváří spojení multifunkčního hardwaru a flexibilního softwaru, kde software má hlavní význam. Toto spojení vede k široké škále využití při řešení technických problémů (např. pro měření, regulaci a vizualizaci technologických procesů). Ve virtuální instrumentaci lze vytvářet přesně definované systémy, které splňují přesné představy uživatelů. Pomocí virtuální instrumentace je možné snížit dobu vývoje produktu a tím zvýšit konkurenceschopnost na trhu. Díky flexibilnímu softwaru je možné neustále zlepšovat výsledný produkt, často bez nákladů na další hardwarové zařízení. [8]

### 2.3.2 Proč jsou virtuální měřicí přístroje výhodné

U klasických analogových měřicích přístrojů jako jsou voltmetry, ampérmetry, ohmmetry a osciloskopy definuje funkci měřicího přístroje jednoznačně jeho výrobce, koncový uživatel může využít pouze funkcí, které jsou v přístroji od výrobce vytvořeny. Potřebuje-li uživatel funkci, kterou přístroj nemá implementovanu, zůstává jeho potřeba neuspokojena, tudíž flexibilita takového měřicího přístroje je nízká.

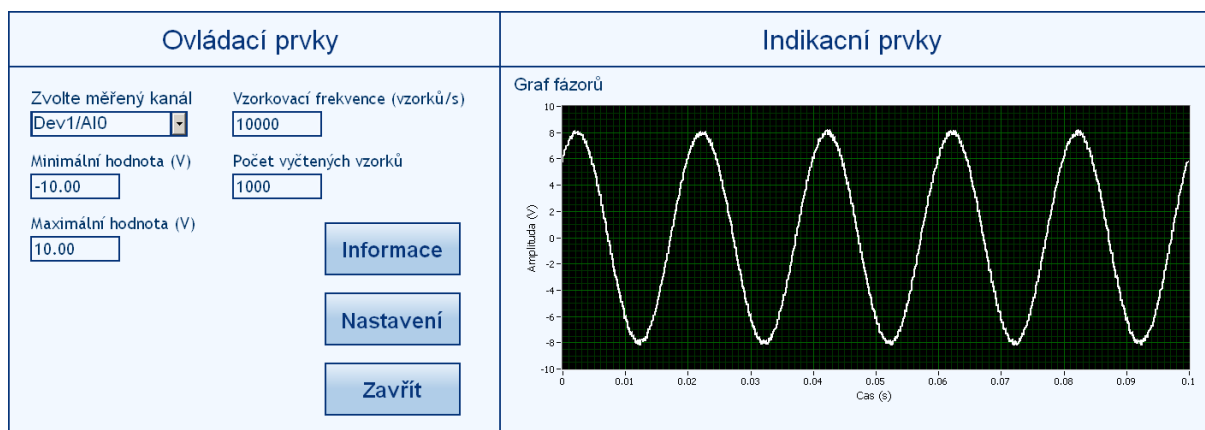
Podstatou virtuálního přístroje (obr. 7) je doplnění otevřené architektury personálního počítače tím, co mu chybí, aby mohl plnit úlohu měřicího přístroje. V oblasti hardwaru je to multifunkční hardwarové zařízení (např. zásuvná měřicí karta do PC, NI CompactRIO, PXI systém atd.). V oblasti softwaru je to vhodný program, který realizuje všechny funkce měřicího přístroje a plní tak úlohu firmwaru měřicího přístroje. [8]



Obr. 7: Hierarchie klasického a virtuálního měřicího přístroje [9]

Nedílnou součástí aplikace představující virtuální přístroj je grafické rozhraní k uživateli, čelní panel virtuálního přístroje (obr. 8), který by měl připomínat čelní panel opravdového měřicího přístroje. Uživatel na něm má k dispozici:

- Ovládací prvky pro nastavení parametrů měření.
- Indikační prvky informující o výsledcích měření.



**Obr. 8:** Čelní panel virtuálního měřicího přístroje

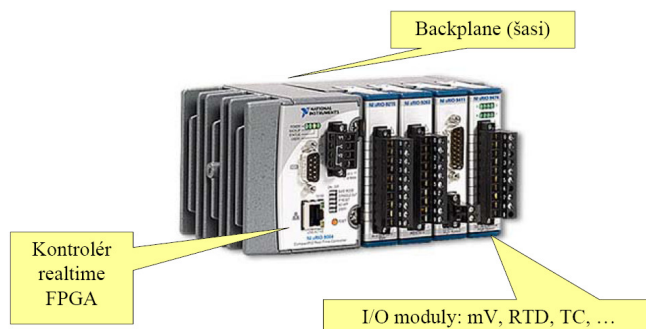
Pokud by si zákazník po zakoupení aplikace vzpomněl, že by chtěl přístroj doplnit např. o export dat, nemusí si kupovat nový přístroj, ale stačí v softwaru danou vlastnost implementovat, bez nutnosti měnit hardwarové vybavení měřicího přístroje. Tím se ušetří finanční částky a doba vývoje.

### 2.4 NI CompactRIO

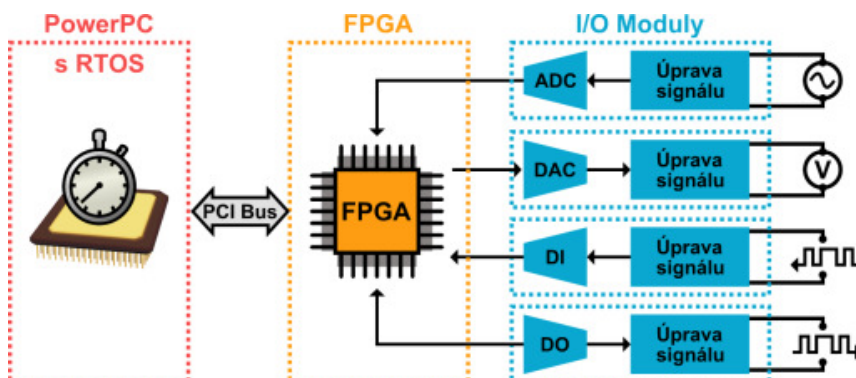
Virtuální instrumentace založená na hardwaru PC platformy má také určité nevýhody, které závisí na provedení PC:

- Špatná odolnost proti rušení.
- Špatná odolnost proti prachu, agresivnímu prostředí, vlhkosti, vibracím.
- Nespolehlivost hardwaru a softwaru.

Pro průmyslové nasazení ve výrobě můžeme využít např. platformu NI CompactRIO (dále jen cRIO) společnosti National Instruments. PAC platforma cRIO integruje hardwarovou architekturu, která spojuje kontrolér s procesorem a operačním systémem reálného času, rekonfigurovatelné hradlové pole FPGA a volitelné vstupně výstupní moduly v jediném šasi (obr. 9, obr. 10).



**Obr. 9:** Vzhled cRIO s popisem jednotlivých komponent



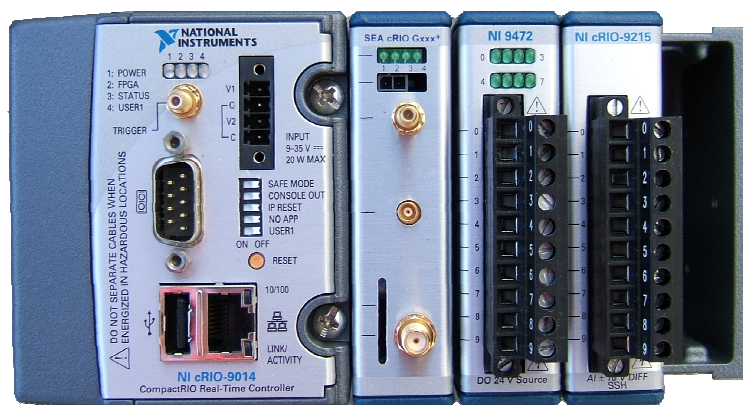
**Obr. 10:** Blokové schéma platformy cRIO [9]

Software realizující funkci virtuálního přístroje běží v cRIO na dvou místech:

- FPGA hradlové pole.
- RT kontrolér.

Pro svou práci jsem dostal dva kusy cRIO (obr. 11) složené z následujících komponent:

- Šasi NI cRIO-9103.
- Kontrolér NI cRIO-9014.
- Modul S.E.A. Combo+ MH1100.
- Modul 8 digitálních výstupů NI 9472.
- Modul 4 analogových vstupů NI 9215.



**Obr. 11:** Vzhled použitého cRIO s vloženými moduly

### 2.4.1 Kontrolér NI cRIO-9014

Kontroléry cRIO jsou navrženy pro použití v průmyslovém prostředí jako vestavné systémy řízení pro sběr dat a řízení (Embedded System), kde se vyžaduje vysoký výkon a velká spolehlivost.

Vlastnosti kontroléru NI cRIO-9014 (obr. 12):

- RT procesor 400 MHz Freescale MPC5200, 2 GB úložné paměti, 128 MB DRAM paměti.
- RTOS Wind River Systems VxWorks.
- 10/100MB Ethernet.
- FTP server.
- Full-speed USB host 12Mb/s pro možnost ukládání dat.
- RS232 sériový port pro připojení periferních zařízení.
- Dvojitě napájení 9 až 35 V stejnosměrně.
- Rozsah pracovních teplot -40 až 70°C.
- Vlhkost 10 až 90% (skladové 5 až 95%).
- Maximální spotřeba 6W. [10]



**Obr. 12:** RT kontrolér NI cRIO-9014 [10]

### 2.4.2 Rekonfigurovatelné hradlové pole FPGA NI cRIO-9103

Vestavěný FPGA čip v šasi je výkonný, programovatelný hardware. Realizuje komunikaci mezi zvolnými moduly a kontrolérem. Pomocí FPGA hardwaru můžeme realizovat paralelismus běhu, přesné časování, trigger, řízení regulátorů, FIR filtraci atd. Do FPGA čipu si lze naprogramovat paměť, řadič, ALU a vstupně výstupní obvody a tím si vytvořit vlastní procesor. Pomocí kvalitního programu v FPGA můžeme velice ulehčit procesoru v kontroléru, či si rovnou koupit levnější a méně výkonný kontrolér.

Nevýhoda technologie FPGA je nutnost nahrání binárního souboru s programem z Flash paměti do FPGA čipu při zapnutí napájení. Celková doba nahrání je maximálně desítky milisekund. S tímto technologickým problémem při zapnutí je třeba počítat. [10]

Vlastnosti FPGA NI cRIO-9103 (obr. 13):

- 4 sloty pro vstupně výstupní moduly.
- Xilinx Virtex-II 3000 FPGA (parametry FPGA čipu v příloze č. 1)
- 3M rekonfigurovatelných hradel NAND.
- 196kb blokové paměti RAM.
- Základní časování 40MHz, možnost skokového snížení nebo zvýšení frekvence.
- Možnost časování, trigger s 25ns rozlišitelností.
- Napájení 11 až 30 V stejnosměrné z kontroléru.
- Rozsah pracovních teplot -40 až 70°C.
- 50 g odolnost proti nárazu.
- Maximální spotřeba 3W. [10]



**Obr. 13:** FPGA šasi NI cRIO-9103 [10]

### 2.4.3 Moduly NI 9215, NI 9472, S.E.A. Combo+ MH1100

#### 2.4.3.1 Modul analogových vstupů NI 9215

Vlastnosti modulu analogových vstupů NI 9215 (obr. 14):

- 4 současně vzorkované analogové vstupy  $\pm 10V$ .
- 16 bitový aproximační A/D převodník.
- Maximální vzorkovací frekvence 100 000 vzorků/s na všech kanálech.
- Možnost vysunutí / zasunutí modulu za běhu.
- Rozsah pracovních teplot -40 až 70°C.
- Izolované vstupy.
- Maximální napětí  $\pm 30V$ .
- MTBF 1 167 174 hodin.
- Maximální spotřeba 560mW. [10]



Obr. 14: NI 9215 [10]

### 2.4.3.2 Modul digitálních výstupů NI 9472

Vlastnosti modulu digitálních výstupů NI 9472 (obr. 15):

- 8 digitálních výstupů, zapojení s otevřeným kolektorem.
- Pracovní napětí 6 až 30V.
- Maximální výstupní proud 750mA pro kanál.
- Zpoždění I/O signálu 100μs (10 000 vzorků/s).
- Možnost vysunutí/zasunutí modulu za běhu.
- Izolované výstupy.
- Maximální napětí 30V.
- Rozsah pracovních teplot -40 až 70°C.
- MTBF 1 113 301 hodin.
- Maximální spotřeba 660mW. [10]



Obr. 15: NI 9472 [10]



### 2.4.3.3 Modul S.E.A. Combo+ MH1100

Vlastnosti modulu S.E.A. Gxxx Combo+ MH1100 (obr. 16):

- Možnost volby 1, 10, 100, 1000 PPS.
- Možnost definovat si vlastní periodu a střidu PPS signálu.
- GPS aktivní anténa 4.5m (zisk 28dB, napájeno z modulu).
- GSM anténa 2.5m (zisk 2dBi, frekvenční rozsahy 850, 900, 1800, 1900 MHz a UMTS).
- Pracovní napětí 11 až 30V, nutnost externího napájení.
- Rozsah pracovních teplot -30 až 65°C. [5]



**Obr. 16:** S.E.A. Gxxx Combo+ MH1100 [5]

## 2.5 Programování platformy NI CompactRIO v NI LabVIEW

### 2.5.1 NI LabVIEW

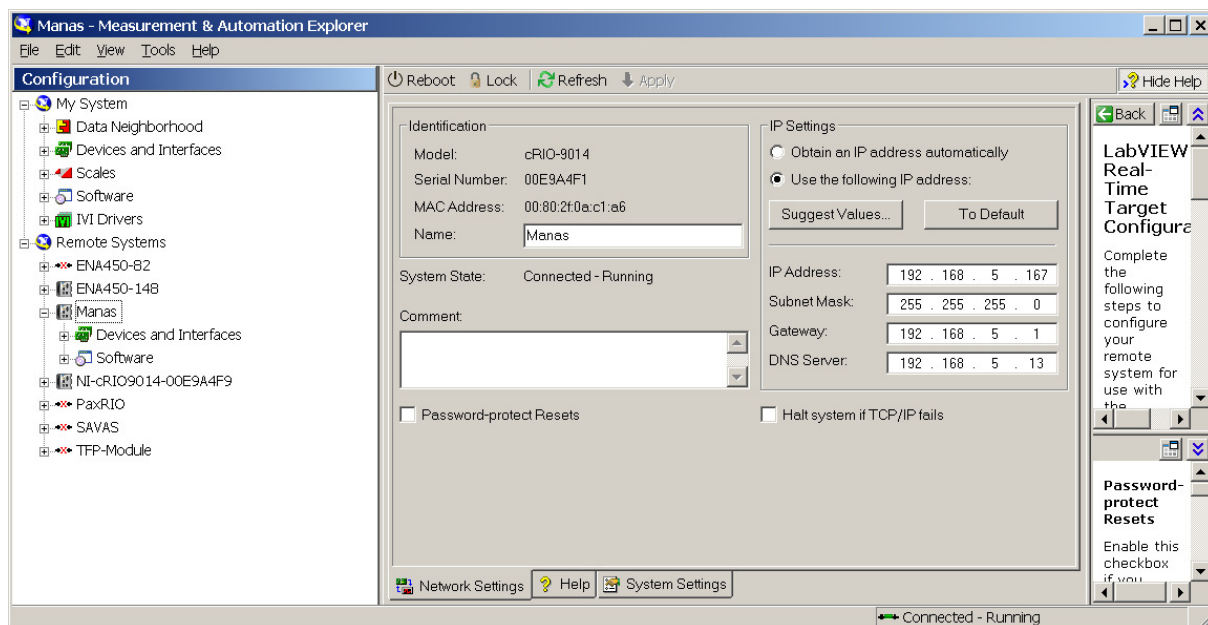
NI LabVIEW je grafické programované prostředí pro měřicí a řídicí aplikace. NI LabVIEW obsahuje plnohodnotný programovací jazyk s vývojovým prostředím, bohatými knihovnami pro vytváření aplikací zaměřených do oblasti měření a řízení ve všech jeho fázích (sběr, zpracovávání, analýza a prezentace naměřených dat). Softwarové prostředí je úzce spjato s hardwarem NI, což umožňuje rychlé a efektivní programování.

Vývojové prostředí NI LabVIEW je k dispozici pro běžně používané PC platformy (MS Windows, Mac OS, Linux OS). Na úrovni zdrojového kódu jsou aplikace mezi těmito platformami přenositelné. [10]



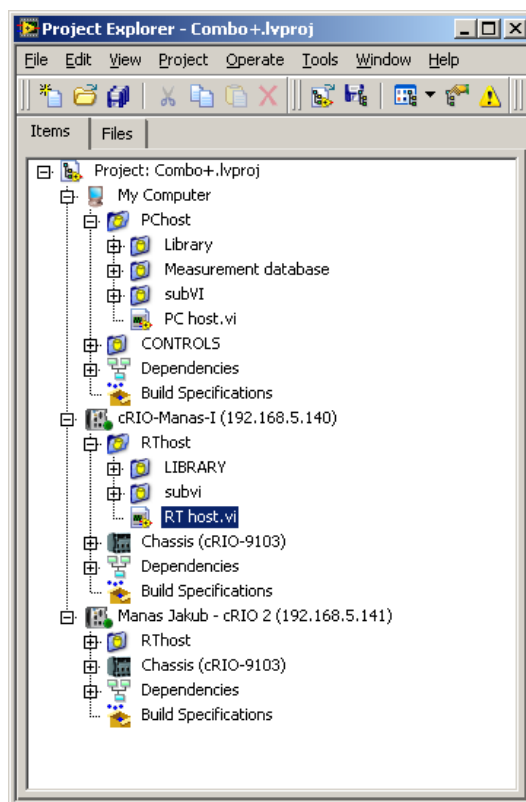
## 2.5.2 Úvod do programování platformy NI CompactRIO

Při začátku práce, musíme cRIO zkonfigurovat v programu NI MAX, který slouží k úplně základnímu nastavení cRIO jako přiřazení IP adresy, jména a nahrání softwaru (obr. 17).



**Obr. 17:** Možnosti nastavení NI cRIO v NI MAX

Pro programování platformy cRIO v LabVIEW je potřeba založit nový projekt, který zastřešuje celou vyvíjenou aplikaci. Součástí projektu je program pro FPGA čip, RT kontrolér a PC aplikaci. Do projektu je možné přidat další cRIO (na obr. 18 jsou v projektu přidány dva kusy cRIO).



**Obr. 18:** NI cRIO projekt

Moje aplikace byla vyvíjena s následujícími verzemi softwaru:

1. NI LabVIEW 8.5.1 (do listopadu 2008) s nainstalovanými moduly:
  - NI LabVIEW FPGA 8.5.1
  - NI LabVIEW Real-Time 8.5.1
  - NI RIO 2.4.1
  - NI MAX 4.5.0.49152
  - S.E.A. Gxxx Combo+ MH1100 driver 2.2.3
2. NI LabVIEW 8.5.1 (do ledna 2009) s nainstalovanými moduly:
  - NI LabVIEW FPGA 8.5.1
  - NI LabVIEW Real-Time 8.5.1
  - NI RIO 3.0.1
  - NI MAX 4.5.0.49152
  - S.E.A. Gxxx Combo+ MH1100 driver 2.3.0
3. NI LabVIEW 8.6f1 (od února 2009) s nainstalovanými moduly:
  - NI LabVIEW FPGA 8.6.0
  - NI LabVIEW Real-Time 8.6.0
  - NI RIO 3.0.1
  - NI MAX 4.5.0.49152
  - S.E.A. Gxxx Combo+ MH1100 driver 2.3.0

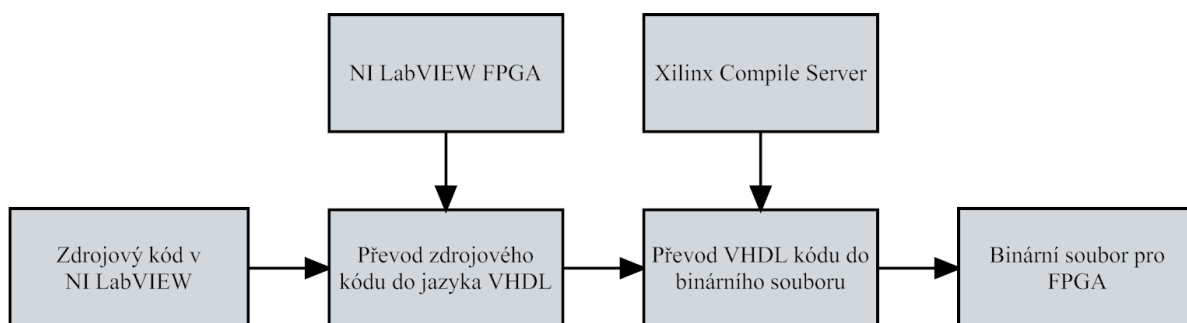
Lepší podpora hardwaru a odstranění chyb softwaru bylo hlavním důvodem přechodu na novější verze software. V příloze č. 2 jsou popsány problémy se softwarem a hardwarem, se kterými jsem se setkal.

### 2.5.3 Programování kódu pro FPGA

Pro možnost programování FPGA čipů v NI LabVIEW je nutné mít nainstalován NI FPGA modul, který obsahuje kompilátor (obr. 19) zdrojového kódu do binárního souboru, který se nahraje do FPGA čipu.

Při programování FPGA v NI LabVIEW je nutné vědět následující:

- Používat pouze celočíselné datové typy (FPGA nepodporuje datové typy s pohyblivou desetinou čárkou).
- Je možné použít pouze omezené množství knihovních funkcí.
- Pro časování smyček jsou dostupné pouze určité specifické frekvence odvozené od základních hardwarových hodin (40MHz).
- Nemožnost použití standardních prostředků pro ladění kódu.
- Pro transport dat mezi FPGA a kontrolérem je možné používat pouze paměť FIFO (počet FIFO pamětí je omezen).
- Omezené množství hardwarového místa, je nutná optimalizace zdrojového kódu.
- Možnost využití integrovaných hardwarových bloků v FPGA čipu jako jsou např. násobičky a paměti.
- Kompilace FPGA kódu do binárního souboru trvá v řádu desítek minut podle velikosti a složitosti zdrojového kódu. [10]



**Obr. 19:** Převod zdrojového kódu do binárního souboru pro FPGA

### 2.5.4 Programování kódu pro kontrolér

Zdrojový kód určený pro kontrolér se vyvíjí ve speciálním modulu nazvaném NI LabVIEW RT. Důvodem je použitý RTOS Wind River VxWorks. Nabídka typů proměnných a knihovních funkcí je srovnatelná s PC platformou.

Je nutné respektovat, že RT kontrolér nemá takový výkon jako běžný PC, proto je nutné optimalizovat kód nebo data pouze předzpracovávat a složitější výpočty vykonávat až v PC aplikaci. Tato nevýhoda během pár let vymizí vlivem neustálému růstu výkonnosti procesorů. [10]

### **2.5.5 Programování kódu pro PC aplikaci**

Programování v PC aplikaci je možné využít všechny funkce prostředí NI LabVIEW. PC aplikace najde využití jako rozhraní k uživateli, dále pak pro složité výpočty, ukládání a vizualizaci naměřených dat. [10]

### 3 IMPLEMENTACE VYHODNOCENÍ FÁZORU NAPĚTÍ NA PLATFORMĚ NI cRIO

#### 3.1 Analýza vzniku chyb při měření fázorů s přesnou časovou značkou

Aby bylo možné porovnávat napětíové fázory z různých částí napájecí sítě, je nutné mít zdroj přesné časové informace a také mít zajištěno, aby měřicí řetězec byl schopen přenést tyto fázory s měřitelnou chybou. V měřicím řetězci se uplatňují následující chyby:

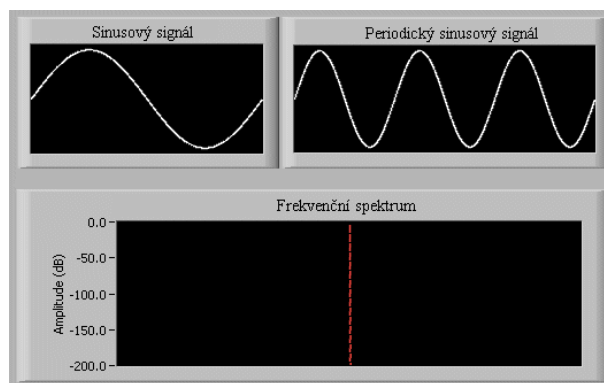
1. Chyba přesnosti PPS signálu.
2. Chyba při vyhodnocení fáze signálu.
3. Chyba konečné vzorkovací frekvence.

##### 3.1.1 Chyba přesnosti PPS signálu

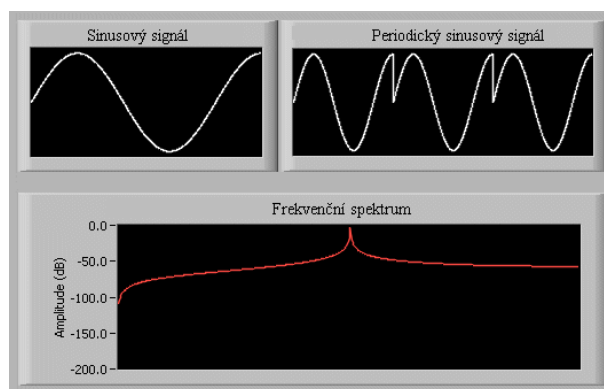
PPS signál vytváří časovou značku s přesností  $1\ \mu\text{s}$  (viz kapitola 2.2.2). Průchodem PPS signálu přes hradlové pole FPGA vzniká zanedbatelná chyba (maximálním zpožděním průchodu signálu je v řádu desítek nanosekund), takže celková chyba v důsledku přesnosti PPS signál je  $\Delta x_{GPS} = 1\ \mu\text{s}$ .

##### 3.1.2 Chyba při vyhodnocení fáze signálu

Chyba při vyhodnocení fáze z analogových dat (pomocí rychlé Fourierovy transformace) vzniká z důvodu, že v praxi není frekvence sítě přesně 50 Hz, ale kolísá v čase, což způsobuje vyhodnocování necelistvého počtu period. Tento jev se v odborné literatuře nazývá prosakování spektrálních složek (obr. 20, obr. 21). Prosakování spektrálních složek je problém, k němuž může dojít při vzorkování periodického signálu (i při splnění Shannon-Kotelnik teorému). Navzorkujeme-li necelistvý počet period, pak se ve spektru objeví i frekvenční složky, které v původním signálu nejsou obsaženy. Tento jev lze zmenšit použitím okenních funkcí jako např. Hanning, Hamming, Blackman. V aplikaci je použita Hanningova okenní funkce, lze počítat se zanedbatelnou systematickou chybou fáze signálu, která je konstantní u všech cRIO, proto se při vyhodnocování relativních fázorů neuplatní.



**Obr. 20:** Vyhodnocení celistvého počtu period signálu [10]



**Obr. 21:** Vyhodnocení necelistvého počtu period signálu [10]

### 3.1.3 Chyba konečné vzorkovací frekvence

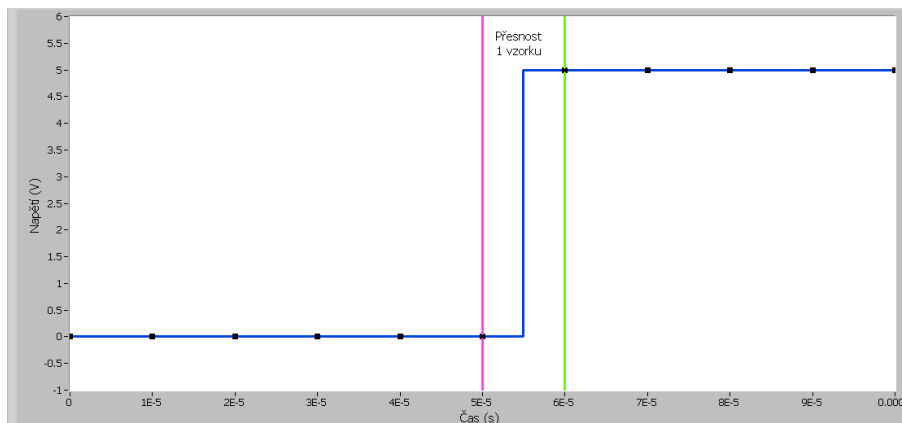
Vzorkovací frekvence měření napětí je omezena rychlostí A/D převodníku<sup>3</sup> použitého modulu NI 9215 (tab. 3). Pro měření na jednom kanálu je omezena vzorkovací frekvencí na 225k vzorků/s ( $\Delta x_{1\text{ kanál}} = 4.4\mu\text{s}$ ), pro měření na všech kanálech 100k vzorků/s ( $\Delta x_{4\text{ kanály}} = 10\mu\text{s}$ ).

Při měření PPS signálu jsme omezení přesností 1 vzorku, náběžná hrana PPS signálu se může vyskytnout kdykoliv mezi dvěma vzorky. Princip chyby je popsán na obr. 22, modrou barvou je zobrazena simulace PPS signálu (náběžná hrana je idealizovaná). Černé kostičky zobrazují sejmuté vzorky. Fialová barva je poslední vzorek v logické 0 a zelenou barvou je zobrazen první vzorek v logické 1. Je zřejmé, že u PPS signálu si nemůžeme dopomoci lineární aproximací jako u analogového signálu. Při použití maximální vzorkovací frekvence PPS jsme omezeni stejně jako analogového modulu, chceme-li vzorkovat synchronně.

<sup>3</sup> Modul napěťových vstupů NI 9215 obsahuje jeden aproximační A/D převodník.

Počet využitých kanálů	Rychlost převodu
1	4.4 $\mu$ s
2	6 $\mu$ s
3	8 $\mu$ s
4	10 $\mu$ s

**Tab. 3:** Rychlost A/D převodu modulu NI 9215 v závislosti na počtu měřených kanálů [5]



**Obr. 22:** Chyba konečné vzorkovací frekvence při náběžné hraně PPS signálu

### 3.1.4 Celková chyba měření absolutních fázorů napětí

Ve vzorci (3-1) se vypočítá chyba fáze způsobená GPS technologií. Ve vzorci (3-2) se vypočítá chyba fáze způsobená konečnou vzorkovací frekvencí pro 1 měřený kanál (4.4  $\mu$ s). Ve vzorci (3-3) se vypočítá chyba fáze způsobená konečnou vzorkovací frekvencí pro 4 měřené kanály (10  $\mu$ s).

Ve vzorci (3-4) je celková chyba fáze pro měření na 1 kanále. Ve vzorci (3-5) je celková chyba fáze pro 4 měřené kanály.

V tab. 4 jsou zobrazeny vypočtené hodnoty. Celková chyba napětíové fáze pro 1 měřený kanál je  $\Delta\varphi \cong 0.1^\circ$ , pro 4 měřené kanály je celková chyba  $\Delta\varphi \cong 0.2^\circ$ .

$$\Delta\varphi_1 = \frac{\Delta x_{GPS}}{\frac{T_{50}}{360}} = \frac{10^{-6}}{\frac{0.02}{360}} = 0.018^\circ \quad (3-1)$$

$$\Delta\varphi_2 = \frac{\Delta x_{1kanál}}{\frac{T_{50}}{360}} = \frac{4.4 * 10^{-6}}{\frac{0.02}{360}} = 0.0792^\circ \quad (3-2)$$

$$\Delta\varphi_3 = \frac{\Delta x_{4kanály}}{\frac{T_{50}}{360}} = \frac{10^{-5}}{\frac{0.02}{360}} = 0.18^\circ \quad (3-3)$$

$$\Delta\varphi_4 = \varphi_1 + \varphi_2 = 0.018 + 0.0792 = 0.0972^\circ \quad (3-4)$$

$$\Delta\varphi_5 = \varphi_1 + \varphi_3 = 0.018 + 0.18 = 0.198^\circ \quad (3-5)$$

Typ chyby		Chyba fáze [ $\mu$ s]	Chyba fáze [ $^\circ$ ]
Chyba přesnosti PPS signálu ( $\Delta\varphi_1$ )		1 $\mu$ s	0.018 $^\circ$
Chyba při vyhodnocení fáze signálu		-	-
Chyba konečné vzorkovací frekvence	pro 1 kanál ( $\Delta\varphi_2$ )	4.4 $\mu$ s	0.0792 $^\circ$
	pro 4 kanály ( $\Delta\varphi_3$ )	10 $\mu$ s	0.18 $^\circ$
<b>Celková chyba</b>	pro 1 kanál ( $\Delta\varphi_4$ )	<b>5.4 <math>\mu</math>s</b>	<b>0.0972<math>^\circ</math></b>
	pro 4 kanály ( $\Delta\varphi_5$ )	<b>11 <math>\mu</math>s</b>	<b>0.198<math>^\circ</math></b>

**Tab. 4:** Celková nejistota měřicího řetězce

### 3.1.5 Celková chyba měření relativních fázorů napětí

Při analýze fázorových snímků se volí jeden z fázorů za referenční  $\overline{\varphi_R} = 0^\circ$  a úhly ostatní fázorů se přepočítávají vzhledem k němu. Přepočítávání fáze k referenčnímu je operace odečítání referenčního fáze od fází jednotlivých fázorů. Podle vzorce o stanovení celkové chyby při rozdílu měřených veličin (3-6) jsem schopen vypočítat celkovou chybu  $\Delta\varphi$  (3-7). Postup výpočtu chyby pro jednotlivé fáze se opakuje pro  $\overline{\varphi_1}, \dots, \overline{\varphi_N}$ . Pro výpočet chyby nelze použít zákon kvadratického sčítání chyb (3-8), protože měření jsou závislá (společná chyba GPS technologie). [11]



$$\varphi = \overline{\varphi_1} - \overline{\varphi_R} \pm (\Delta\varphi_1 + \Delta\varphi_R) \quad (3-6)$$

$$\Delta\varphi = \pm(\Delta\varphi_1 + \Delta\varphi_R) \quad (3-7)$$

$$\Delta\varphi = \sqrt{(\Delta\varphi_1)^2 + (\Delta\varphi_R)^2} \quad (3-8)$$

### 3.2 Diskuze nad možnými algoritmy řešení

Pro měření napětových fázorů s přesnou časovou značkou se nabízejí dva algoritmy řešení:

1. Zjišťování průchodu nulou napětového signálu.
2. Přiřazení přesné časové značky PPS impulzu pomocí GPS času.

U obou metod je výhodné využívat více než 1 PPS (např. 50 PPS) z důvodu možnosti vyhodnocení menšího měřeného časového rámce než je 1s (např. 200ms napětového signálu).

#### 3.2.1 Zjišťování průchodu nulou napětového signálu

Algoritmus spočívá ve zjištění pozice průchodu nulou napětového signálu před příchodem náběžné hrany PPS impulzu. Pokud známe pozici náběžné hrany PPS impulzu a pozici průchodu signálu nulou, jsme schopni se dopočítat, v jaké počáteční fázi napětového signálu přišel PPS impulz. Předpokladem algoritmu je vyfiltrovaný napětový signál prostý náhodného rušení a vyšších harmonických.

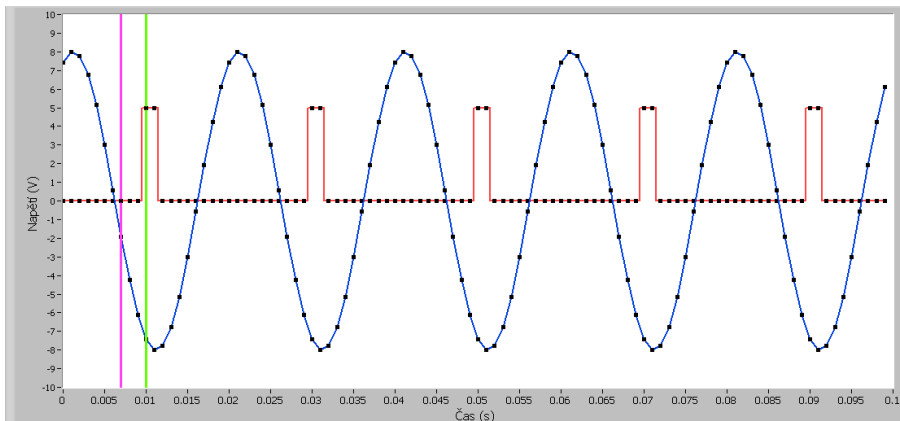
Princip algoritmu je zobrazen na obr. 23, modrou barvou je zobrazena simulace napětového sinusového signálu, červenou simulace PPS signálu. Černé kostičky zobrazují sejmuté vzorky. Fialová barva je první index po průchodu nulou a zelenou barvou je zobrazen první index náběžné hrany PPS impulzu.

Výhody:

- Jednoduché vyhodnocení počáteční fáze napěťového signálu.

Nevýhody:

- Je nutný napěťový signál prostý náhodného rušení a vyšších harmonických.
- Je nutné, aby napěťový signál obsahoval průchod nulou před příchodem náběžné hrany PPS signálu v měřeném rámci.
- Je nutné, aby napěťový a PPS signál byly vzorkovány synchronně.



**Obr. 23:** Princip vyhodnocení průchodu nulou

#### 3.2.2 Přiřazení přesné časové značky PPS impulsu pomocí GPS času

Algoritmus spočívá v nalezení pozice první náběžné hrany PPS impulsu v měřeném rámci. Této pozici je přiřazena přesná časová značka, kterou po vyhodnocení celku dat přejímá fázor napětí.

Princip algoritmu je na obr. 24, modrou barvou je zobrazena simulace napěťového sinusového signálu, červenou simulace PPS signálu. Černé kostičky zobrazují sejmuté vzorky. Zelenou barvou je zobrazeno přiřazení přesné časové značky první náběžné hrany PPS impulsu.

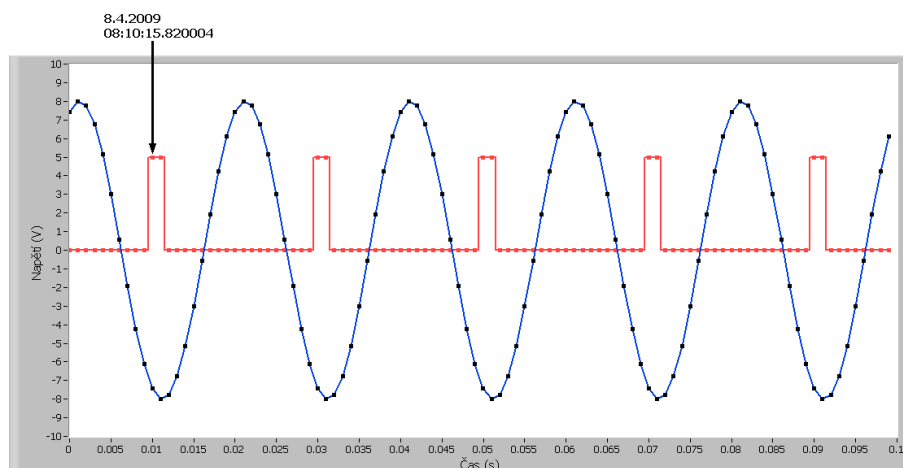
Výhody:

- Jednoduché vyhodnocení první náběžné hrany PPS impulsu.
- Algoritmus je necitlivý k rušení.

Nevýhody:

- Je nutné, aby napěťový a PPS signál (s údaji o čase) byly vzorkovány synchronně.

Tato metoda je použita v aplikaci z důvodu jednodušší algoritmizace.



Obr. 24: Princip přiřazení přesné časové značky PPS impulzu

### 3.3 Program pro FPGA

Účelem FPGA programu je měřit napětí na jednom kanálu, získávat přesný GPS čas, generovat 50 PPS a transportovat tyto data do kontroléru (synchronně přes FIFO paměti). FPGA program (vývojový diagram na obr. 25) se skládá ze tří hlavních částí:

1. Inicializace.
2. Generování 50 PPS a vlastního nanosekundového času.
3. Měření analogového vstupu, vyčítání GPS času a přesun dat do kontroléru.

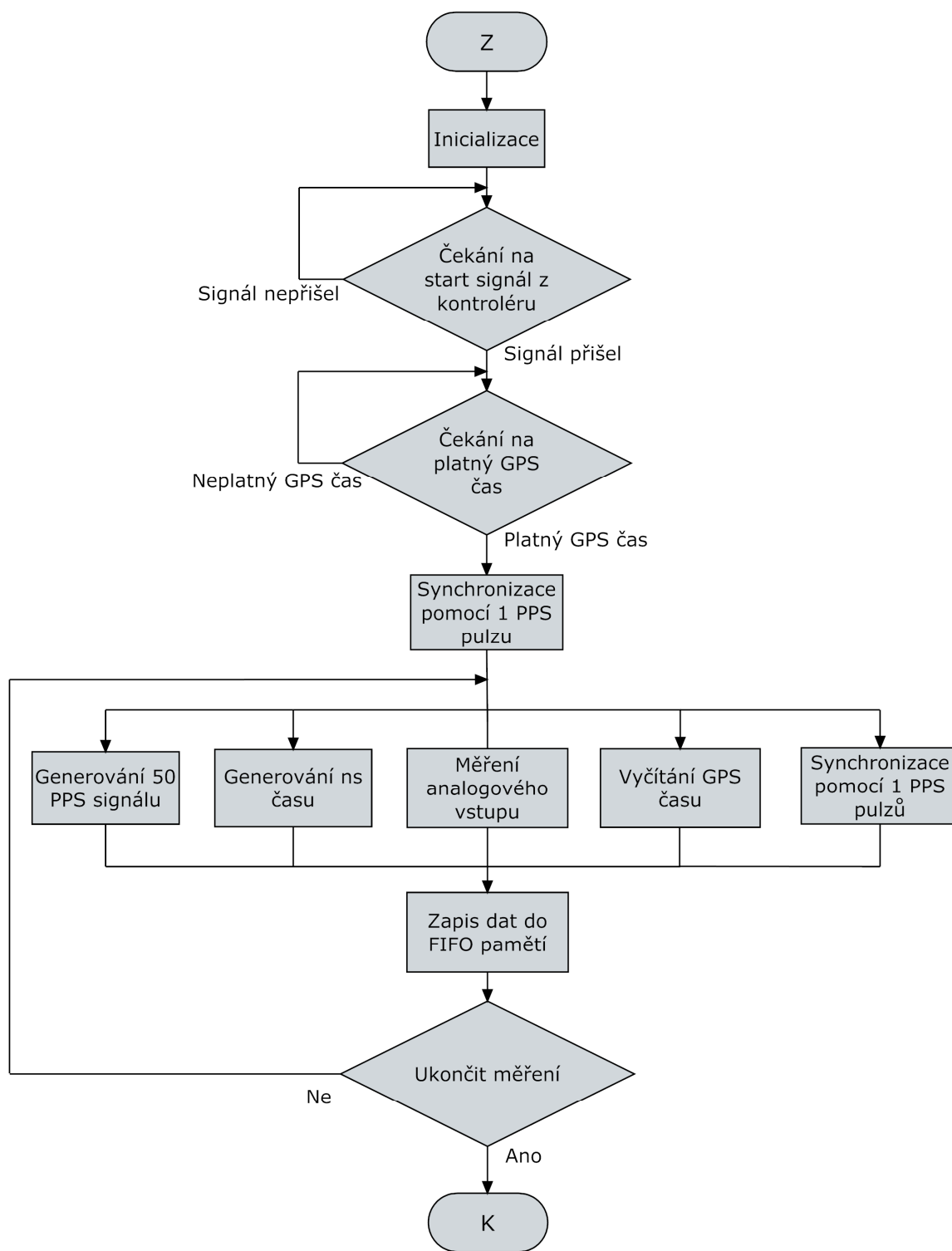
Program pro FPGA je společný pro všechny cRIO.

Čelní panel „FPGA program“<sup>4</sup> (obr. 26) :

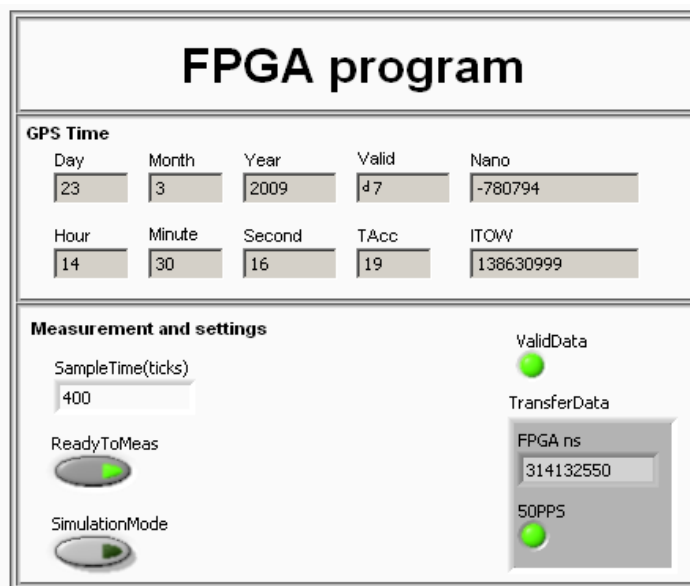
- Ovládací prvky:
  - SampleTime (určuje vzorkovací frekvenci v počtu tiků hlavních hodin).
  - ReadyToMeas (určuje, kdy se začne měřit).
  - SimulationMode (určuje, zda je aktivní simulační mód FPGA programu).
- Indikační prvky:
  - GPS Time (čas a datum z GPS, popis jednotlivých indikačních prvků naleznete v kapitole 3.3.3).
  - ValidData (indikuje platný GPS čas).
  - TransferData (cluster obsahuje aktuální hodnotu nanosekund a signálu 50PPS, více v kapitole 3.3.2).

Ovládací prvky jsou dostupné z programu kontroléru. Hodnoty ovládacích prvků se nastavují při inicializaci programu kontroléru.

<sup>4</sup> Názvy proměnných a poznámek ve zdrojových kódech v celé aplikaci jsou v angličtině z důvodu častého pádu NI LabVIEW 8.6f1 při práci s českými znaky. Čelní panely pro běžné uživatele jsou upraveny do češtiny (jsou to panely „Měření fázorů napětí s přesnou časovou značkou“, „Nastavení programu“ a „Informace“).



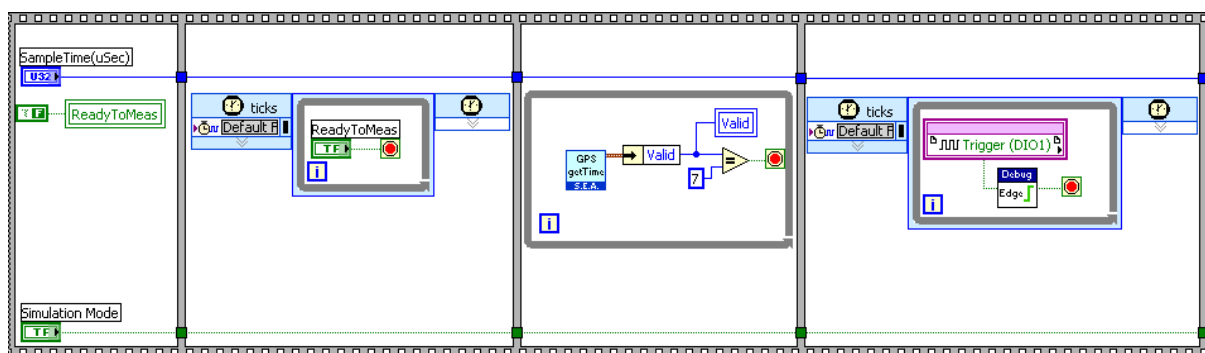
**Obr. 25:** Vývojový diagram pro FPGA program



Obr. 26: Čelní panel FPGA programu

### 3.3.1 Inicializace

V inicializační části nastavuji vzorkovací frekvenci měřicí smyčky a inicializuji proměnnou „ReadyToMeas“ (1. rámeček na obr. 27). Abych zajistil, že měření nezačne dříve, než bude kontrolér schopen přijímat data, čekám na signál z kontroléru „ReadyToMeas“ (2. rámeček na obr. 27). Poté čekám na platný GPS čas (3. rámeček na obr. 27). Až je platný GPS čas (je platný pouze tehdy, pokud proměnná „Valid“ je rovna 7), synchronizuji náběžnou hranou prvního příchozího PPS pulzu (4. rámeček na obr. 27). Tento postup mi zajišťuje, že na všech cRIO se začne měřit synchronně.



Obr. 27: Kód pro inicializaci a čekání na signál z kontroléru a na platný GPS čas

### 3.3.2 Generování 50 PPS a vlastního nanosekundového času

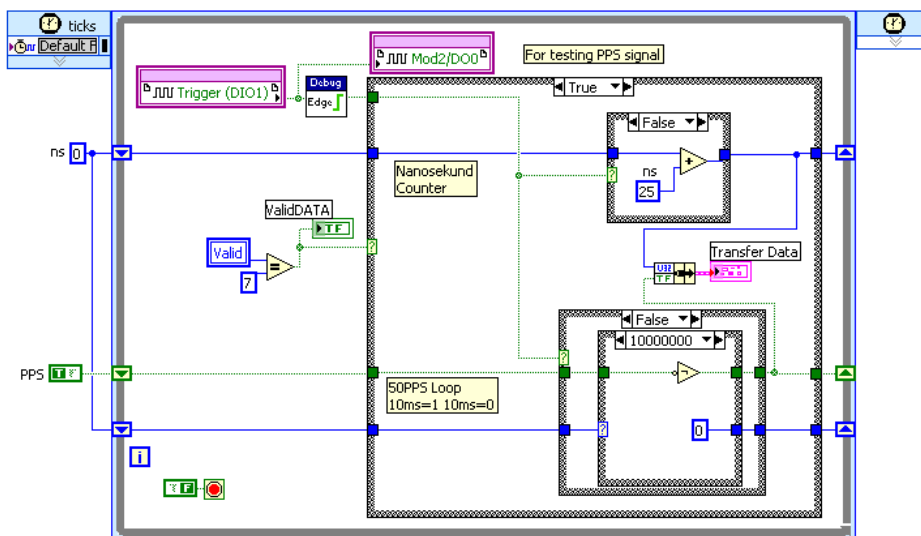
Pro generování času využívám přesných FPGA 40 MHz hodin (popisovaný kód je v horní polovině obr. 28). Časovaná smyčka se spouští tiknutím hodin, tím mám zaručeno, že čas se posunul

přesně o 25 ns. Toho využívám, pro konstrukci čítače do 1s. Při příchodu PPS pulzu je čítač vynulován.

Pro algoritmus vyhodnocení fáze analogové signálu je výhodné si generovat 50 PPS signál (popisovaný kód je v dolní polovině obr. 28). Princip generování je úplně stejný jako u čítače do 1s, počítám ale pouze do 10 ms a pak logický signál invertuji.

Čas v nanosekundách a 50 PPS zapisuji do proměnné „Transfer Data“ pro sdílení dat s paralelní smyčkou<sup>5</sup>.

Data jsou generována pouze za předpokladu platnosti GPS času, jinak jsou data v defaultní hodnotě.



Obr. 28: Algoritmus pro generování nanosekundového času a 50 PPS

### 3.3.3 Měření AI, vyčítání GPS času a přesun dat do kontroléru

Aktuální hodnota napětí vstupu „AI0“ modulu NI 9215 je k dispozici v proměnné „Mod3/AI0“ (Mod3 označuje 3. modul v cRIO). Informace o aktuálním GPS čase vyčítám při příchodu náběžné hrany PPS impulzu z funkce „FPGA\_GPS\_GetTime“ (tato funkce je dodána k GPS modulu), která poskytuje informaci o aktuálním čase v následující formě:

- Časová informace (rok, měsíc, den, hodina, minuta, sekunda).
- Přídavné informace (platnost GPS času, počet milisekund od začátku týdne).
- Korekční informace (korekce času v nanosekundách, přesnost PPS v nanosekundách).

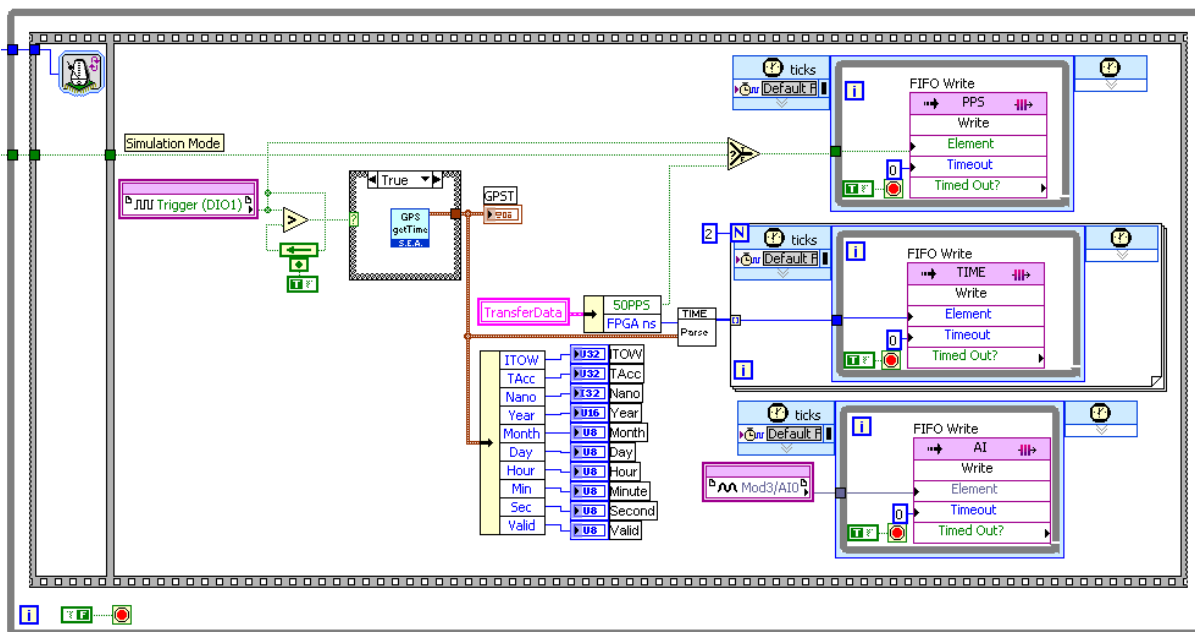
Z funkce „FPGA\_GPS\_GetTime“ používám pouze časovou informaci a platnost GPS času. Časový údaj v nanosekundách si generuji (viz kapitola 3.3.2). Tuto ucelenou časovou informaci převedu do vhodného tvaru pro přenos do kontroléru.

<sup>5</sup> Data jsou sdružené v proměnné typu „Cluster“, protože v FPGA čipu je deklarováno (pro všechny proměnné v jednom clusteru) stejné zpoždění zápis / čtení mezi paralelními smyčkami. [12]

Pro přenos dat mezi FPGA a kontrolérem používám paměť FIFO (obr. 29), kvůli malé spotřebě výkonu kontroléru a velké propustnosti paměti. Využívám celkem 3 FIFO paměti pro:

- Signál 50 PPS.
- Časové údaje.
- Napěťový signál.

Funkce „Timer Loop“ mi zajišťuje, že měřicí smyčka se bude vykonávat v požadované vzorkovací frekvenci.



**Obr. 29:** Algoritmus pro měření napěťového vstupu, vyčítání GPS času a přesun dat do kontroléru

## 3.4 Program pro kontrolér

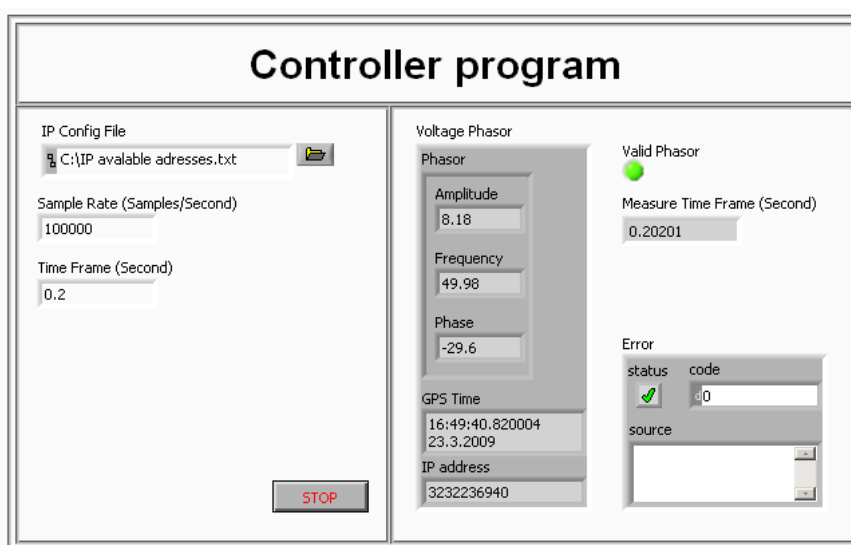
Účel programu pro kontrolér je vyčítat měřená data, zpracovávat je do vhodné formy (vytvořit fázor napětí) a odesílat zpracovaná data na server (do PC programu). Program pro kontrolér (vývojový diagram na obr. 31) se skládá ze tří hlavních částí:

1. Inicializace.
2. Komunikační modul (TCP/IP).
3. Měřicí smyčka.

Program pro kontrolér je společný pro všechny cRIO.

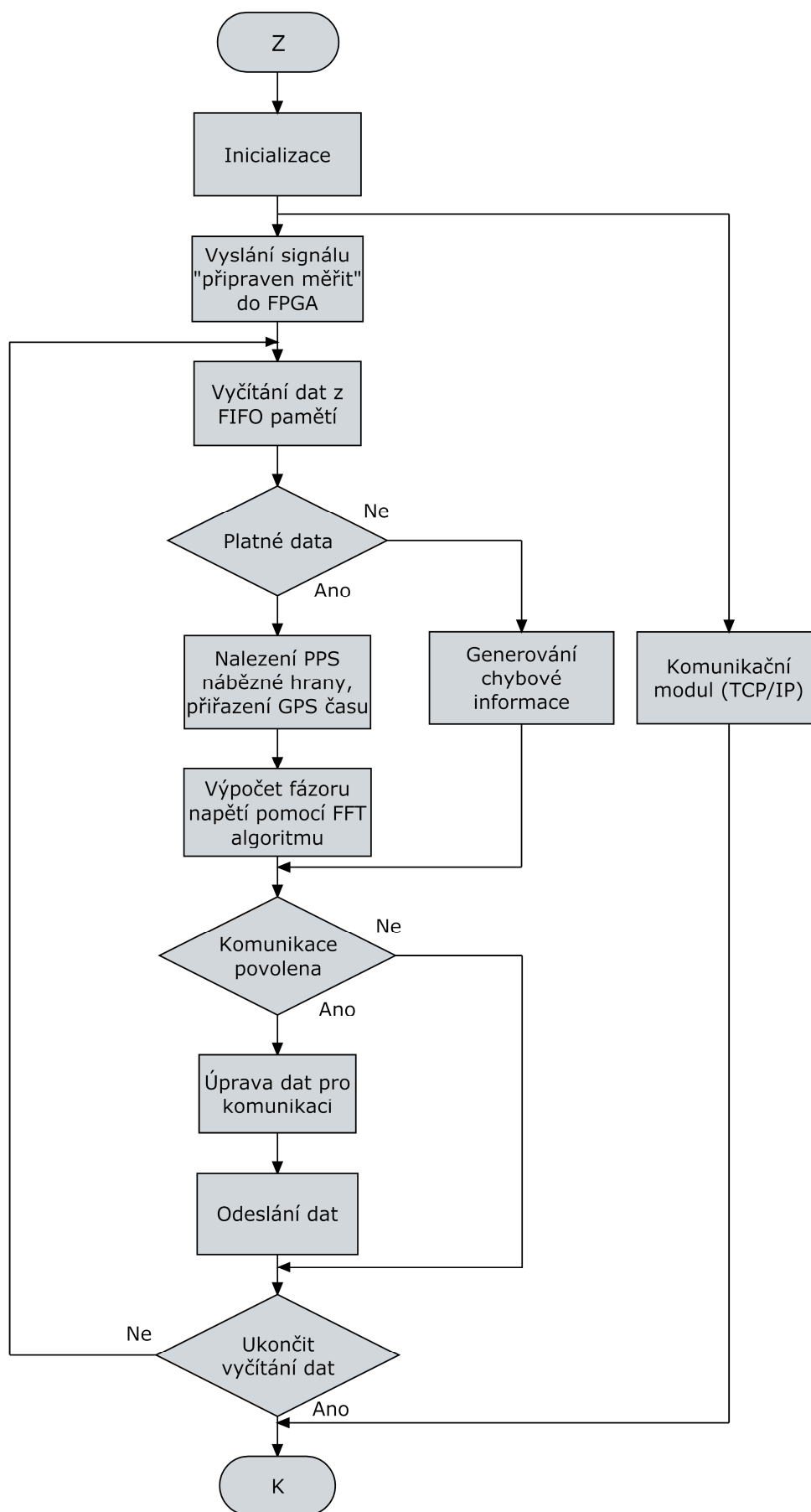
Čelní panel „Controller program“ (obr. 30) :

- Ovládací prvky:
  - IP Config File (určuje cestu ke konfiguračnímu souboru).
  - Sample Rate (nastavuje vzorkovací frekvenci měření).
  - Time Frame (určuje délku zpracovávaného časového rámce).
  - STOP (ukončí program).
- Indikační prvky:
  - Voltage Phasor (zobrazuje změřený a vyhodnocený fázor napětí).
  - Valid Phasor (indikuje platný fázor napětí).
  - Measure Time Frame (měří v kontroléru, jak dlouho trvá vyhodnocení rámce).
  - Error (zobrazuje chybové hlášky, pokud se vyskytnou).



**Obr. 30:** Čelní panel programu pro kontrolér



**Obr. 31:** Vývojový diagram pro program kontroléru

### 3.4.1 Inicializace

V inicializačním bloku probíhají tyto činnosti:

- Nastavení vhodné výchozí hodnoty důležitých proměnných.
- Nastavení vzorkovací frekvence, časového rámce pro zpracování a fyzické adresy cRIO.
- Zjištění IP adresy, komunikačního portu a sériového čísla cRIO.
- Inicializace GPS modulu, nastavení PPS signálu.
- Nastavení velikosti FIFO mezipaměti.
- Spuštění FPGA programu.

### 3.4.2 Komunikační modul

Komunikační modul obsluhuje komunikaci s PC programem pomocí protokolu TCP/IP. Komunikaci vždy zahájí PC aplikace, na straně kontroléru je nastavena komunikace na naslouchání zadanému portu.

Do PC aplikace se posílá:

- Napěťový fázor (obr. 32).

Z PC aplikace se vyčítají tyto příkazy:

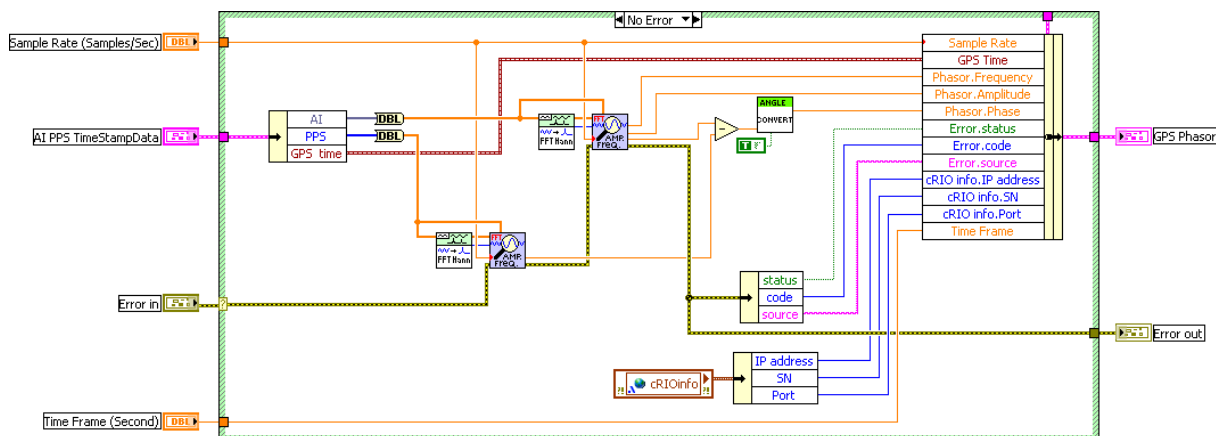
- Začni / ukonči vysílání dat do PC.
- Časování komunikační smyčky.

Z důvodu možnosti přenést přes TCP/IP protokol pouze proměnou typu „String“, je nutné před přenosem upravit data. Po přijetí dat je opět nutné data rozkódovat do původního tvaru.

**Obr. 32:** Napěťový fázor s doplňujícími informacemi

### 3.4.3 Měřicí smyčka

V měřicí smyčce se po blocích<sup>6</sup> vyčítají data proudící z FPGA přes FIFO paměti, pak probíhá detekce indexu náběžné hrany 50 PPS signálu. Všechny 3 FIFO paměti jsou synchronní, na stejném indexu proto získám přesný čas náběžné hrany 50 PPS signálu. Následně získám amplitudu, frekvenci a počáteční fázi (úplný fázor napětí) vyhodnocením napěťové a 50 PPS signálu pomocí FFT algoritmu (obr. 33). Nakonec data zpracuji do vhodné formy pro transport do PC aplikace (viz kapitola 3.4.2).



**Obr. 33:** Algoritmus pro vyhodnocení amplitudy, frekvence a počáteční fáze napěťového signálu

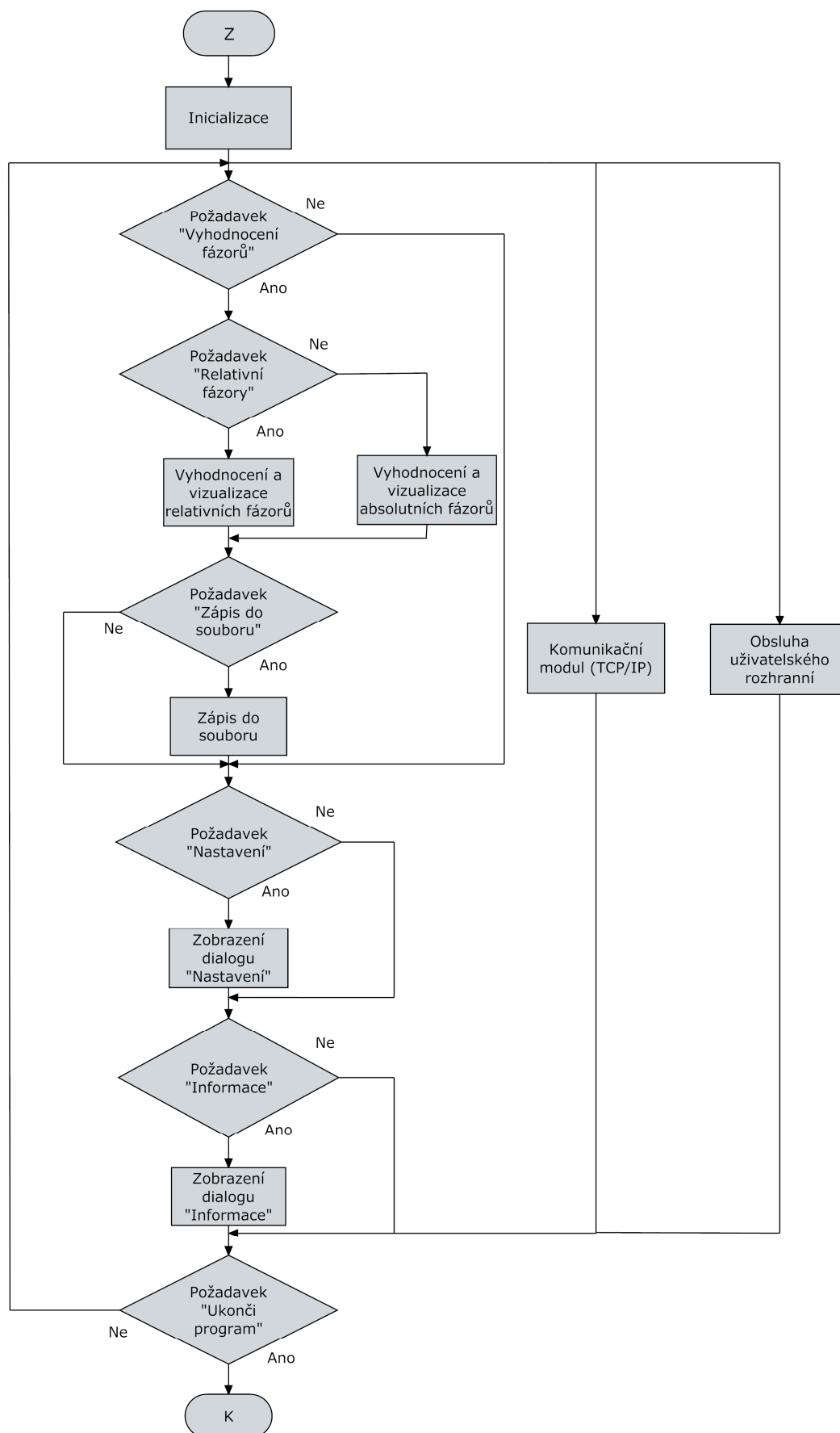
## 3.5 Program pro PC aplikaci

PC program umožňuje sběr, vyhodnocení a vizualizaci napěťových fázorů ze všech definovaných cRIO.

Program pro PC aplikaci (vývojový diagram na obr. 34) se skládá ze čtyř hlavních částí:

1. Inicializace.
2. Komunikační modul (TCP/IP).
3. Obsluha uživatelského rozhraní.
4. Vyhodnocení a vizualizace fázorů.

<sup>6</sup> Blok je např. 10 000 vzorků.



Obr. 34: Vývojový diagram pro PC program

### 3.5.1 Inicializace

V inicializačním bloku probíhají tyto činnosti:

- Načtení informací z konfiguračních souborů.
- Nastavení vhodné výchozí hodnoty důležitých proměnných.
- Nastavení vhodného počátečního vzhledu uživatelského rozhraní.

### 3.5.2 Komunikační modul

Komunikační modul obsluhuje komunikaci s PC programem pomocí protokolu TCP/IP. Modul komunikuje se všemi definovanými cRIO (cRIO definuje IP adresa a číslo portu). Více informací v kapitole 3.4.2.

### 3.5.3 Obsluha uživatelského rozhraní

Obsluha uživatelského rozhraní je realizována jako čekání na události. Pokud událost nastane (např. uživatel stisknul tlačítko „Nastavení“), vygeneruje se požadavek „Nastavení“ a pak se požadovaný kód provede. Výhodou je úspora procesorového času (pokud uživatel nezadal žádný požadavek, není potřeba na nic reagovat)

Čelní panel „Měření fázorů napětí s přesnou časovou značkou“ (obr. 35) obsahuje:

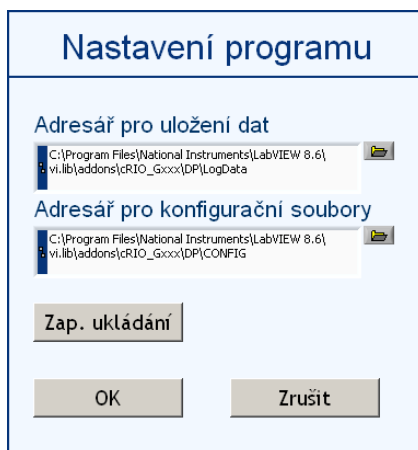
- Ovládací prvky:
  - Typ zobrazení fázoru.
    - Absolutní (zobrazí v grafu absolutní fáze všech cRIO).
    - Relativní (zobrazí v grafu fáze všech cRIO vztažené k vybrané referenční fázi).
  - Vztažený fázor (výběr referenčního fázoru).
  - 1 vzorek (získání, vyhodnocení a vizualizace 1 skupiny dat).
  - Průběžné (získání, vyhodnocení a vizualizace dat periodicky).
  - Informace (dialog s doplňkovými informacemi o měření).
  - Nastavení (dialog pro nastavení programu).
  - Zavřít (ukončí program).
- Indikační prvky:
  - Graf fázorů (graf měřených fázorů napětí v čase).
  - Tabulka fázorů (tabulka měřených fázorů napětí v čase).



Obr. 35: Čelní panel PC programu

Čelní panel dialogu „Nastavení programu“ (obr. 36) obsahuje:

- Ovládací prvky:
  - Adresář pro uložení dat (určuje adresář, kde se budou ukládat změřená data).
  - Adresář pro konfigurační soubory (určuje adresář, odkud se vyčítají konfigurační soubory nutné pro inicializaci programu).
  - Zap. / vyp. ukládání (určuje, zda se budou data ukládat).
  - OK (potvrzení zadaných nastavení).
  - Zrušit (zrušena nebo ponechána předchozí nastavení).



**Obr. 36:** Dialog pro nastavení PC programu

Čelní panel dialogu „Informace“ (obr. 37) obsahuje:

- Ovládací prvky:
  - Číslo cRIO (výběr cRIO pro poskytnutí identifikačních údajů).
  - OK (ukončení dialogu).
- Indikační prvky:
  - Identifikační údaje cRIO (ukazuje identifikační údaje vybraného cRIO).
  - Doplnkové informace o měření (informuje o parametrech měření fázorů).

Doplňkové informace	
Identifikační údaje cRIO	Doplňkové informace o měření
<div style="display: flex; justify-content: space-between;"> <div style="text-align: right;">č.</div> <div style="text-align: left;">IP adresa</div> </div> <div style="display: flex; justify-content: space-between;"> <div style="text-align: right;">Port</div> <div style="text-align: left;">Seriové číslo</div> </div>	<div style="text-align: right;">Vzorkovací frekvence (vzorků/s)</div> <div style="text-align: right;">Časový rámec vyhodnocení (s)</div> <div style="text-align: right;">Celková nejistota měření (°)</div>
<div style="display: flex; justify-content: space-between;"> <div style="text-align: right;">2</div> <div style="text-align: left;">192.168.5.141</div> </div> <div style="display: flex; justify-content: space-between;"> <div style="text-align: right;">12345</div> <div style="text-align: left;">E9A4F9</div> </div>	<div style="text-align: right;">100000</div> <div style="text-align: right;">0.2</div> <div style="text-align: right;">+/- 0.4</div>
<div style="border: 1px solid black; padding: 2px 10px;">OK</div>	

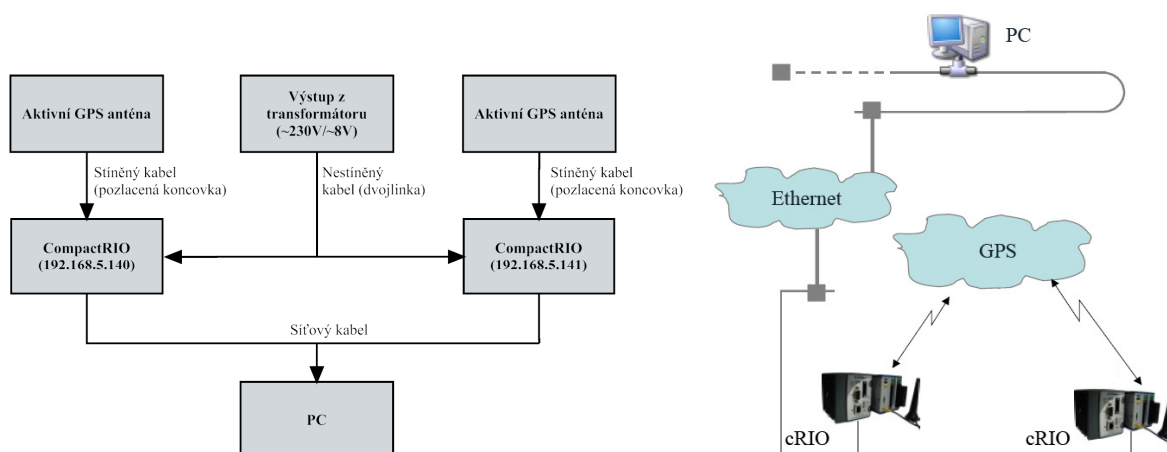
**Obr. 37:** Dialog s doplňkovými informacemi

### 3.5.4 Vyhodnocení a vizualizace fázorů

Vyhodnocení (obr. 38) začíná vyčtením fázorů z paměti, pak následuje, pokud je nastaven prvek „Typ zobrazení fázoru“ na „Relativní“, algoritmus přepočítání fázorů vzhledem k referenčnímu (referenční fázor má fázi 0°). Zobrazení fázorů se realizuje ve vhodné formě v grafu a tabulce. Pokud je v „Nastavení programu“ (obr. 36) zapnuto ukládání, fázory jsou uloženy do textového souboru







Obr. 39: Blokové a logické schéma zapojení měření

### 3.6.2 Parametry měření

Pro měření jsem nastavil tyto parametry:

- Vzorkovací frekvence 100k vzorků/s<sup>7</sup>  $\Rightarrow \Delta\varphi_1 \cong 0.2^\circ, \Delta\varphi_R \cong 0.2^\circ$  (viz kapitola 3.1.4).
- Časový rámec zpracovávaných vzorků 0.2s.
- „Typ zobrazení fázoru“ nastaveno na „Relativní“.
- $\overline{\varphi}_1 \approx \text{cRIO } 192.168.5.140, \overline{\varphi}_R \approx \text{cRIO } 192.168.5.141$ .
- Celková vypočtená chyba měření  $\Delta\varphi = \pm(\Delta\varphi_1 + \Delta\varphi_R) = \pm 0.4^\circ$ .

### 3.6.3 Vyhodnocení měření

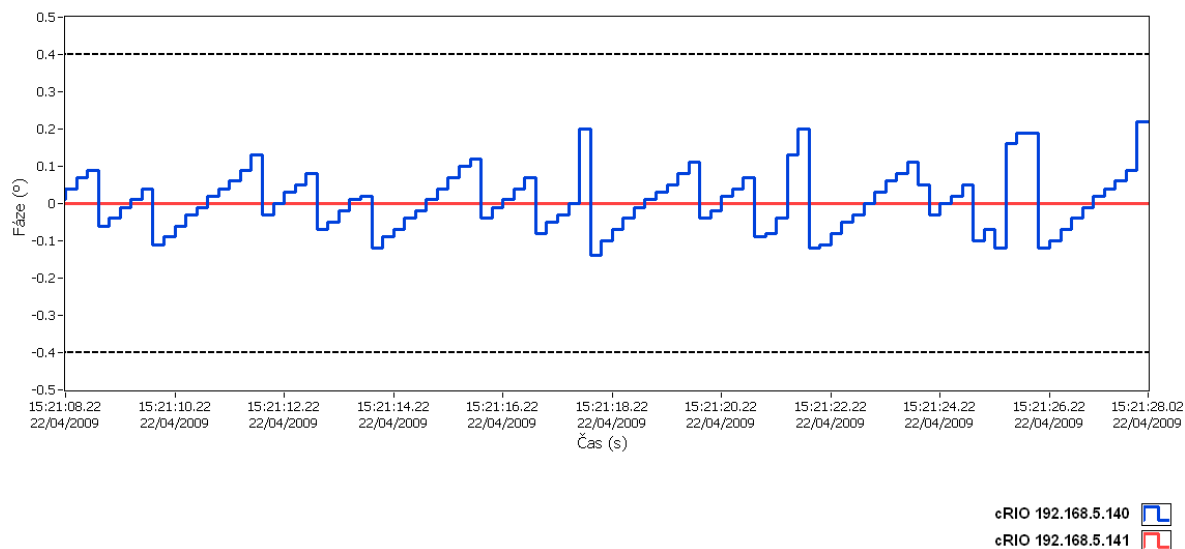
Výsledky měření jsou zobrazeny v obr. 40, obr. 41 a obr. 42. Modrou barvou jsou zobrazeny relativní fázory napětí  $\overline{\varphi}_1$ , červenou barvou jsou zobrazeny referenční fázory  $\overline{\varphi}_R$ . Pásmo nejistoty měření je vymezeno uvnitř intervalu  $\Delta\varphi \in \langle -0.4^\circ, 0.4^\circ \rangle$ .

V grafech je 100 relativních fázorů napětí  $\varphi = \overline{\varphi}_1 - \overline{\varphi}_R$ . V ideálním případě (bez uplatnění jakýkoliv chyb) by pravé hodnoty relativních fázorů měli být oba rovny  $0^\circ$ . Grafy ukazují, že všechny fázory jsou v intervalu  $\Delta\varphi \in \langle -0.4^\circ, 0.4^\circ \rangle$ , lze konstatovat, že vyhodnocení fázorů funguje správně.

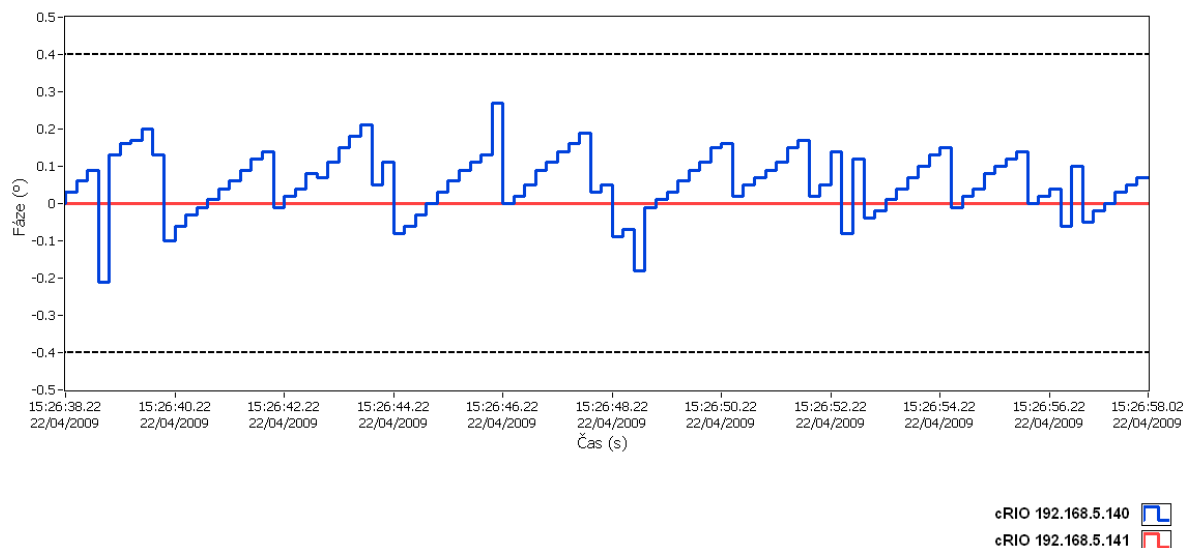
V pásmu nejistoty lze vysledovat trojúhelníkový tvar signálu, který může být způsobem např. chvěním pozice PPS impulzů v určitém intervalu hodnot.

Více grafů nemá smysl ukazovat, protože při dostatečném opakování měření jsou maximální hodnoty uvnitř intervalu  $\Delta\varphi \in \langle -0.3^\circ, 0.3^\circ \rangle$ .

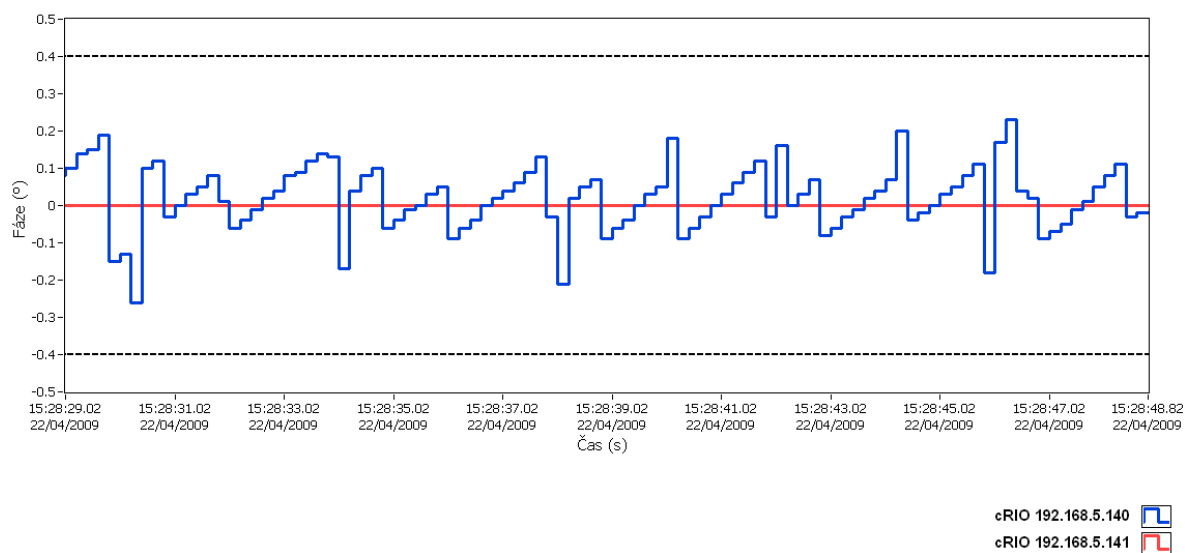
<sup>7</sup> Přestože jsem měřil pouze na jednom napěťovém kanálu, kde bych mohl vzorkovat frekvenci 225k vzorků/s, musel jsem vzorkovací frekvenci snížit na 100k vzorků/s z důvodu nedostatečného výkonu kontroléru. Chyba měření fázorů napětí tím vzrostla na  $\Delta\varphi = 0.2^\circ$ .



**Obr. 40:** 1. graf výsledků měření relativních fázorů napětí



**Obr. 41:** 2. graf výsledků měření relativních fázorů napětí



**Obr. 42:** 3. graf výsledků měření relativních fázorů napětí

## 4 ZÁVĚR

Mým úkolem bylo vytvořit aplikaci, která je schopná pomocí platformy NI CompactRIO, měřit a porovnávat fázory napětí s přesnou časovou značkou z napájecí sítě. Pro vytvoření aplikace bylo nutné vytvořit 3 samostatné bloky programového kódu. Jednotlivé bloky jsou určeny hardwarovou hierarchií NI CompactRIO. První blok provádí sběr dat (FPGA hradlového pole), druhý vyhodnocuje data (RT kontroléru) a třetí data prezentuje (PC). Aplikace je kompletně napsána v grafickém programovacím jazyce NI LabVIEW 8.6.

Stávající aplikace je schopna měření relativních fázorů napětí s chybou fáze  $\pm 0.3^\circ$  a absolutních fázorů s chybou fáze  $\pm 0.15^\circ$  při vzorkovací frekvenci měření 100k vzorků/s (ověřeno měřením na dvou zařízeních NI CompactRIO).

Aplikace prezentuje fázory přehledně v grafu a tabulce, je také možnost uložit si fázory do textových souborů, které lze snadno načíst např. v programu MS Office Excel.

S platformou NI CompactRIO a programovacím jazykem NI LabVIEW 8.6 mám dobré praktické zkušenosti, je to vhodná cesta pro řešení podobných technických problémů.

Pro další vývoj aplikace bych doporučoval se zaměřit na následující body:

- Propojení aplikace s databázovým systémem pro možnost uložení fázorů do databáze.
- Přesun vyhodnocování dat z kontroléru do FPGA programu (umožní zvýšení rychlosti sběru dat a tím sníží celkovou chybu měření).
- Přidání měření fázorů proudu do aplikace.
- Přidání ovládání NI CompactRIO z PC aplikace z důvodu rychlé kontroly jeho stavu a nastavení parametrů měření.
- Vytvoření vzájemné komunikace mezi NI CompactRIO pro synchronizaci, jednotné nastavení parametrů měření, porovnání výsledků.
- Vyhodnocení fázorů z kratšího časového úseku: např. z jedné periody základní harmonické napětí napájecí sítě.

## Použitá literatura

- [1] POPELKA, A. *Synchronní fázory napětí a proudu v energetice: Identifikace parametrů vedení za provozu*. AIS spol. s.r.o. Brno, 24. 09. 2006. 5 s. Odborný článek.
- [2] POPELKA, A., JUŘÍK, D. *Synchronní fázory – Měření a možnosti využití*. AIS spol. s.r.o. Tábor, 6. 11. 2007. 12 s. Odborný článek.
- [3] POPELKA, A. *Synchronní měření v elektrických sítích*. AIS spol. s.r.o. Brno. 9 s. Odborný článek.
- [4] *Global Positioning System* [online].  
Dostupný z WWW:  
<[http://cs.wikipedia.org/wiki/Global\\_Positioning\\_System](http://cs.wikipedia.org/wiki/Global_Positioning_System)> [cit. 2008-12-05].
- [5] S.E.A. Datentechnik GmbH. *User manual cRIO Gxxx Combo Module*. Ver. 2.3.0, 27. 06. 2008. Uživatelský manuál s popisem hardwaru a softwaru.
- [6] *Inter-range instrumentation group time codes* [online].  
Dostupný z WWW:  
<[http://en.wikipedia.org/wiki/Inter-range\\_instrumentation\\_group\\_time\\_codes](http://en.wikipedia.org/wiki/Inter-range_instrumentation_group_time_codes)> [cit. 2008-11-05].
- [7] *IRIG STANDARD 200-04* [online].  
Dostupný z WWW:  
<<https://wsmrc2vger.wsmr.army.mil/rcc/manuals/200-04/TT-45.pdf>> [cit. 2009-03-05].
- [8] ŽÍDEK, J. *Grafické programování ve vývojovém prostředí LabVIEW*. Ostrava, 2002. 215 s. Výuková skripta na VŠB - TU Ostrava na Fakultě elektrotechniky a informatiky.
- [9] BILÍK, P. *Koncepce moderního analyzátoru napájecích sítí: Teze habilitační práce* [online]. Ostrava, 2008. 19 s. Habilitační práce na VŠB - TU Ostrava na Fakultě elektrotechniky a informatiky.  
Dostupný z WWW:  
<<http://www.fei.vsb.cz/shared/uploadedfiles/webgen/VR0908tezebilik.pdf>> [cit. 2008-04-05].
- [10] *NI Developer Zone* [online].  
Dostupný z WWW:  
<<http://zone.ni.com/dzhp/app/main>> [cit. 2009-05-01].
- [11] ŽÍDEK, J. *Chyby měření, základní pojmy*. Ostrava, 2008. 22 s. Výuková skripta na VŠB - TU Ostrava na Fakultě elektrotechniky a informatiky.
- [12] National Instruments. *LabVIEW Examples*. Ver. 8.6f1, 2008. Oficiální nápověda k programu NI LabVIEW.

## Seznam příloh

1	PŘÍLOHA:XILINX VIRTEX-II 3000 FPGA .....	1
2	PŘÍLOHA:PROBLÉMY S HARDWAREM A SOFTWAREM PŘI VÝVOJI APLIKACE...	2
3	PŘÍLOHA:OBSAH A STRUKTURA PŘILOŽENÉHO DVD .....	4

## 1 Příloha: Xilinx Virtex-II 3000 FPGA

Srovnání různých FPGA čipů použitých v různých typech NI CompactRIO od firmy Xilinx, Inc. (tab. 6). V šasi NI cRIO-9103 je použit FPGA čip Virtex-II 3000.

	<b>Virtex-II 1000</b>	<b>Virtex-II 3000</b>	<b>Spartan- 3 1000</b>	<b>Spartan- 3 2000</b>	<b>Virtex-5 LX50</b>	<b>Virtex-5 LX85</b>
System gates <sup>8</sup>	1 milion	3 milion	1 milion	2 milion	---	---
Flip-flops <sup>9</sup>	10 240	28 672	15 360	40 960	28 800	51 840
LUTs <sup>10</sup>	10 240	28 672	15 360	40 960	28 800	51 840
Multipliers <sup>11</sup>	40	96	24	40	48	48
Block RAM (kb) <sup>12</sup>	720	1728	432	720	1 728	3 456

**Tab. 6:** Parametry FPGA typu čipů od firmy Xilinx

---

<sup>8</sup> System gates - počet systémových hradel, informativní údaj.

<sup>9</sup> Flip-flops - počet klopných obvodů typu D, možnost použití jako 1bit paměti.

<sup>10</sup> LUTs - počet pamětí s adresováním (zpravidla 4 vstupé hradla s 1 výstupem).

<sup>11</sup> Multipliers - počet hardwarových násobiček, využívají se např. pro digitální FIR filtraci.

<sup>12</sup> Block RAM - počet speciálních bloků paměti RAM.

## **2 Příloha: Problémy s hardwarem a softwarem při vývoji aplikace**

### **2.1 Hardwarové problémy**

Při oživení a používání hardwaru cRIO včetně modulů jsem neměl žádné problémy.

### **2.2 Softwarové problémy**

Softwarové problémy bych rozdělil na dvě části:

- Problémy se softwarem firmy National Instruments.
- Problémy se softwarem firmy S.E.A. Datentechnik GmbH.

### **2.3 Software firmy National Instruments**

S firmwarem cRIO jsem neměl za celou dobu používání žádný problém.

Při použití softwaru NI LabVIEW FPGA 8.5.1 jsem měl fatální problém se spouštěním modulu FPGA Compile Server, který je nutný pro zkompileování NI LabVIEW kódu do podoby spustitelné na FPGA čipu. Po několikadenní emailové diskuzi s podporou NI, jsem problém vyřešil kompletní instalací veškerého softwaru na počítač včetně operačního systému. Pak již FPGA Compile Server fungoval bez problémů.

Při použití softwaru NI LabVIEW 8.6.0 a NI LabVIEW 8.6f1 mi vývojové prostředí občas spadlo takový způsobem, že nebylo možné obnovit data ze záloh vytvářeným vývojovým prostředím. Musel jsem použít vlastní externí zálohy. Řešením se ukázalo pečlivé a hlavně včasné ukládání zdrojového kódu.

### **2.4 Software firmy S.E.A. Datentechnik GmbH**

Při použití driveru k GPS modulu Gxxx Combo+ MH1100 jsem narazil na mnoho problémů, jejímž řešením nebo obcházením jsem strávil významné množství času při programování aplikace. Uvedu jen podstatné problémy:

- Pokud není software NI nainstalován v defaultní cestě, instalátor driveru tvrdí, že žádný software NI není instalován. Vyřešením problému je pouze kompletní reinstalace softwaru NI do defaultní cesty.
- Pokud je nainstalováno více verzí vývojového prostředí NI LabVIEW, není možné používat driver pro více než jednu verzi.
- Funkce, která se stará o nastavení PPS signálu, často vracela chybu, která způsobovala, že signál PPS nebyl generován. Vyřešením problému bylo naprogramování vlastní rutiny, která problém řešila.



- Funkce, která se stará o platnost GPS dat, při spuštění aplikace po určitou dobu generovala, že data jsou platné, přestože data platná nebyla, a také generovala neplatný PPS signál. Vyřešením problému bylo ignorování GPS dat a PPS signálu po určitou dobu po spuštění aplikace.
- Funkce, která generuje GPS čas a datum, inkrementuje sekundy dříve, než přijde náběžná hrana PPS signálu (maximálně odchylka 300ms). Vyřešením problému bylo naprogramování vlastní rutiny, která problém obcházela.

### 3 Příloha: Obsah a struktura přiloženého DVD

Obsah přiloženého DVD:

1. Zadání diplomová práce (pdf).
2. Diplomová práce (pdf).
3. Prezentace diplomové práce (ppt).
4. Zdrojové kódy aplikace (VI).
5. Manuály (pdf).
6. Programy NI LabVIEW 8.6f1 (30 denní verze), NI LabVIEW FPGA 8.6.0 (30 denní verze), NI LabVIEW Real-Time 8.6.0 (30 denní verze), NI RIO 3.0.1, S.E.A. Gxxx Combo+ MH1100 driver 2.3.0.

Struktura přiloženého DVD:

1. Diplomova prace Jakub Manas
  - Manualy
    - Bug report.
    - Datasheets.
    - FPGA.
    - Merení fazoru.
    - S.E.A. Gxxx Combo+ MH1100.
  - Zadani
  - Zdrojove kody
2. NI LabVIEW
  - NI LabVIEW 8.6f1
  - NI LabVIEW FPGA 8.6.0
  - NI LabVIEW Real-Time 8.6.0
  - NI RIO 3.0.1
  - S.E.A. Gxxx Combo+ MH1100 driver 2.3.0

Popis spuštění aplikace ze zdrojových kódů:

- Spustíme projekt „Combo+.lvproj” (adresářová cesta k souboru je „Diplomova prace Jakub Manas/Zdrojove kody\\_Projects\Combo+”).
- Pro spuštění programu FPGA postupujeme následovně:
  1. Rozklikneme „cRIO-I“.
  2. Rozklikneme „Chassis“.
  3. Rozklikneme „FPGA Target“.
  4. Rozklikneme složku „FPGA“.
  5. Klikneme 2 krát na „FPGA App (for ALL) with Loop Timer.vi“.
- Pro spuštění programu kontroléru postupujeme následovně:
  1. Rozklikneme „cRIO-I“.
  2. Rozklikneme složku „RThost“.
  3. Klikneme 2 krát na „RT host.vi“.

- Pro spuštění programu kontroléru postupujeme následovně:
  1. Rozklikneme „My Computer“.
  2. Rozklikneme složku „PChost“.
  3. Klikneme 2 krát na „PC host.vi“.